



## Baskı devre kartı delim güzergahlarının meta-sezgisel algoritmalar kullanılarak optimizasyonu

### Optimization of printed circuit board drilling routes using meta-heuristic algorithms

Kübra KAYSAL<sup>1\*</sup>, Fatih Onur HOCAOĞLU<sup>1</sup>, Ahmet KAYSAL<sup>1</sup>

<sup>1</sup>Afyon Kocatepe Üniversitesi, Mühendislik Fakültesi, Elektrik Mühendisliği Bölümü, Afyonkarahisar, Türkiye.  
kkaysal@aku.edu.tr, fohocaoglu@gmail.com, akaysal@gmail.com

Geliş Tarihi/Received: 24.06.2022  
Kabul Tarihi/Accepted: 26.11.2023

Düzelme Tarihi/Revision: 31.08.2023

doi: 10.5505/pajes.2023.34079  
Araştırma Makalesi/Research Article

#### Öz

Baskılı devre kartlarının delme işlemesinde, işlemin en az maliyetle gerçekleştirilmesi delim güzergahının kat ettiği mesafeye bağlıdır. Bu çalışmada, delim işleminin en az maliyetle ve yüksek hızda gerçekleştirilebilmesi için bütünsel bir yöntem önerilmiştir. Önerilen yöntemde, baskı devre kartı üzerine yerleştirilecek elektronik devre elemanlarının konumları iki boyutlu devre görüntüüsüne göre teknikleri kullanılarak tespit edilmiştir. Böylelikle kontrol sisteminin takip edeceği en kısa delim güzergahı, gezgin satıcı problemi sorununun çözümünde Tavlama Benzetimi, Parçacık Süre Optimizasyonu ve Karınca Kolonisi Algoritmaları kullanılmış ve performansları incelenmiştir. Elde edilen modellerin test sonuçları kıyaslandığında aynı iterasyon değerlerinde Karınca Kolonisi Algoritmasının, Tavlama Benzetimi ve Parçacık Süre Optimizasyonu algoritmalarına göre çok daha kısa güzergâh uzunluğuna sahip olan çözümler elde ettiği gözlemlenmiştir.

**Anahtar kelimeler:** Görüntü işleme, Tavlama benzetimi algoritması, Parçacık sürü optimizasyonu algoritması, Karıca kolonisi algoritması

#### Abstract

In the drilling process of printed circuit boards, achieving the operation with the least cost depends on the distance travelled by the drilling route. In this study, an integrated method is proposed to carry out the drilling process with the least cost and high speed. In the proposed method, the positions of electronic circuit elements to be placed on the printed circuit board are detected using image processing techniques on a two-dimensional circuit image. Annealing Simulation, Particle Swarm Optimization and Ant Colony Algorithms have been used to solve the travelling salesman problem, and their performances have been examined. When comparing the test results of the obtained models, it is observed that the Ant Colony Algorithm, at the same iteration values, provides solutions with significantly shorter route lengths compared to Simulated Annealing and Particle Swarm Optimization algorithms.

**Keywords:** Image processing, Simulated annealing algorithm, Particle swarm optimization algorithm, Ant colony algorithm

## 1 Giriş

Teknoloji dünyasındaki gelişmeler ile birlikte elektronik devre kart tasarımı alanındaki üretim ve montaj hızları giderek artmaktadır. Baskı Devre Kartı (PCB-Printed Circuit Board), elektronik kartlar üzerinde montajı yapılacak elemanların birbirleri arasındaki elektriksel iletişimi sağlamaktadır. PCB üzerindeki yollar, elektronik malzemelerin yerleşim ve tasarımını, bilgisayar destekli tasarım araçları ile gerçekleştirilmektedir. PCB üzerine yerleştirilecek malzemeler ve devre üzerindeki yol mesafeleri, farklı boyutlarda ve şekillerde tasarlanabilmektedir. Teknolojinin gelişmesi ile birlikte küçülen elektronik devre elemanları boyut ve maliyet açısından avantajlar sağlamaktadır. Ancak PCB'lerin boyutunun küçülmesi ile birlikte tasarım karmaşıklığı artmaktadır ve böylece delim güzergahındaki optimizasyon süresi uzamaktadır. PCB talebinin karşılamak için PCB üzerine montajı yapılacak elemanların konumlarının doğru tespit edilmesi, tasarım ve montaj sürecinin otomatikleştirilmesi ve işlemlerin hızlı, doğru ve güvenilir bir şekilde gerçekleştirilmesi gerekmektedir [1-2]. Bu kapsamda literatürde çeşitli çalışmalar gerçekleştirilmiştir.

Karakoç [1], PCB üzerindeki delik alanlarının tespitini görüntü işleme teknikleri ile gerçekleştirmiştir ve en iyi delim güzergahını belirleyebilmek için Genetik Algoritmaları (GA) kullanmıştır. Çakır ve arkadaşları [2], GA kullanarak PCB üzerindeki

elektronik devre elemanlarının yerleşimini, elemanların boyut, bacak sayısı ve sıcaklık değerlerine göre C# programlama dilini kullanarak optimizasyonu gerçekleştirmiştir. Sonuç olarak GA kullanılarak optimum baskı devre yerleşim yerinin tespit edilmesi iş yükünün de önemli ölçüde azaltmasını sağlamıştır. Ismail ve arkadaşları [3], PCB delik delme işlemesinde yol optimizasyonu için Ateş Böceği Algoritması kullanmış ve literatürdeki benzer çalışmalar ile kıyaslandığında kullanılan algoritmanın daha iyi performans gösterdiği tespit edilmiştir. Abbas ve arkadaşları [4], eş merkezli dairesel düzenlenmiş 2100 delikli bir gıda ayırıcı elek üzerinde delme işlemi için optimum yol planlaması üzerine çalışmışlardır. Yol planlaması gezgin satıcı problemi (GSP) ile çözümlenmiştir. GSP'nin çözümünde GA, Karınca Kolonisi Optimizasyonu (KKO) ve Değiştirilmiş Karınca Kolonisi Optimizasyonu kullanılmıştır. Analiz edilen sonuçlar, Değiştirilmiş Karınca Kolonisi Optimizasyonu'nun diğer tekniklere göre %15 daha yüksek başarı elde ettiğini göstermektedir.

Dewil ve arkadaşları [5], delme güzergahı optimizasyonu için literatürde kullanılan yöntemleri inceledikleri bir çalışma sunmuşlardır. Yapılan 42 farklı makale incelemesi sonucunda, bu çalışmaların %79'unun GSP ile ilgili olduğu tespit edilmiştir. Sezer ve Altan [6], baskı devre kartlarının seri üretim sürecinde lehimleme hatalarından kaynaklı oluşan kesintileri azaltmak amacıyla optimizasyon temelli derin öğrenme modeli geliştirmiştir. Yapılan çalışmada, altı farklı tip lehim

\*Yazışılan yazar/Corresponding author

kusurunu doğru, yanlış, eksik, fazla, kısa devre ve tanımsız nesne olarak sınıflandırmak için çeşitli yaklaşımlar kullanılmıştır. Atom Arama Optimizasyonu ve Evrişimsel Sinir Ağları (CNN) ile elde edilen hibrit model, Parçacık Sürü Optimizasyonu (PSO) ve CNN ile elde edilen hibrit modele kıyasla, lehim pastası kusurlarını tespit etmede daha yüksek başarı göstermiştir. Abidin ve arkadaşları [7], delme yolu optimizasyonu üzerine son yıllarda yayımlanmış çalışmaları incelemiştir. Mevcut araştırma alanı üzerine yapılan çalışmaların her geçen yıl artarak devam ettiğini gözlemlemişlerdir. Buna göre, araştırmacıların sürdürülebilir üretimle ilgili enerji tüketimine odaklanması ve işleme süresinin önemli ölçüde azalmasına yol açabilecek yeni meta-sezgisel algoritmaların önemini vurgulamışlardır. Putera ve Ibrahim tarafından yapılan bir diğer çalışmada [8], PCB arıza tespiti için matematiksel morfoloji ve Matlab görüntü işleme araçları kullanılmıştır. Çalışmada, 20 farklı görüntüde 7 farklı hata sınıfı için işlem gerçekleştirilmiştir. Yapılan bu çalışmanın sonuçlarına göre, görüntülerdeki 14 hatalı noktanın 13'ü başarılı bir şekilde tespit edilmiştir. Zakaria ve arkadaşları tarafından geliştirilen çalışmada [9], PCB hatalarının otomatik tespiti için literatürde yapılmış çeşitli çalışmaların başarıları incelenmiştir. PCB hata tespiti için yapılmış çalışmaların Derin Öğrenme, Rastgele Ormanlar, Sinirsel Otomatik Ağlar ve Makine Öğrenmesi yöntemleri çeşitli başarı kriterlerine göre kıyaslanmıştır. PCB hata tespiti için Makine Öğrenimi yöntemlerinin diğer yöntemlere kıyasla başarılı sonuçlar verdiği gözlenmiştir.

Oprea ve arkadaşları tarafından geliştirilmiş olan bir çalışmada [10], PCB üzerinde yanlış yerleştirilmiş delik alanları, Matlab ve Imagproc uygulamalarını kullanarak belirlenmiştir. Çalışmada, otomatik optik inceleme için görüntü işleme teknikleri kullanılmış ve yöntemin otomatik optik doğrulama için uyarlanabilir olduğu sonucuna varılmıştır. Wang ve arkadaşları tarafından yürütülen bir çalışmada [11], PCB'nin delme kalitesini ölçmek için yapay görme tabanlı otomatik optik kontrol sistemi tasarlanmıştır. Çalışmada PCB üzerindeki eksik delikler, yanlış yerleştirilmiş delikler ve fazla deliklerin konumları tespit edilmiştir. Anoop ve ekibi tarafından literatüre sunulan bir başka çalışma ise [12], PCB arızalarının tespit edilmesi amacıyla görüntü işleme tekniklerinin kullanıldığı göstermektedir. Bu çalışmada, morfolojik görüntü segmentasyon algoritması ve temel görüntü işleme yöntemleri kullanılarak PCB üzerindeki kusurlar çeşitli sınıflandırımlarla tespit edilmiştir. Anitha ve Rao tarafından yürütülen çalışma [13], araştırmacıların gelecekte PCB üzerindeki hataların tespiti ile ilgili yapacakları çalışmalarla yön verecek olan açıklıkları anlamak amacıyla, hataların tespitinde kullanılan çeşitli yöntemleri kapsamlı bir şekilde incelediklerini ortaya koymaktadır. Taj ve Butt tarafından yapılan başka bir çalışma [14], PCB üzerindeki hataların tespit edilmesi ve sınıflandırılmasına odaklanmış ve bu bağlamda Matlab görüntü işleme tekniklerinin kullanıldığı vurgulanmıştır. Çalışmada, 14 farklı hata türü tespit edildikten sonra hatalı PCB'ler kusursuz PCB'lerle karşılaştırılarak, PCB üzerindeki hatalar tespit edilmiş ve hata türleri belirlenmiştir.

Bu çalışmada, bir elektronik kartın tasarımına ait PCB görüntüsü üzerindeki delik bölgelerinin tespiti için görüntü işleme yöntemleri kullanılmıştır. Aynı zamanda deliklerin konumlarını içeren en kısa yol güzergahlarının belirlenmesi amacıyla Tavlama Benzetimi (TB), PSO ve KKA sezgisel algoritmalar kullanılmıştır. Bu algoritmaların bulduğu güzergahlar ile bu güzergahların uzunlukları karşılaştırılmıştır.

## 2 Materiał ve Metot

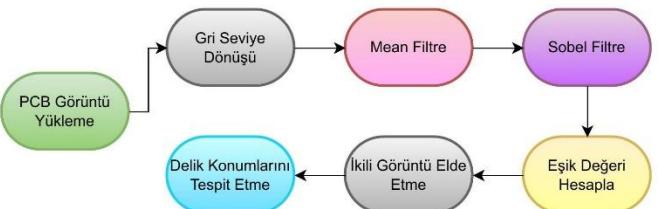
Bu çalışmanın ilk aşamasında, delik noktalarını içeren bir PCB tasarımları bilgisayar ortamında oluşturulmuştur. İkinci aşamada, görüntü işleme teknikleri kullanılarak PCB üzerindeki delik noktaları tespit edilmiştir. Son aşamada ise, TB, PSO ve KKA algoritmaları kullanılarak en uygun delim güzergahları belirlenmiş, bu güzergahlar arasındaki mesafeler ve maliyetler karşılaştırılmıştır.

### 2.1 Baskılı Devre Tasarımı

Çalışmada kullanılan PCB'ler, elektronik çizim programı kullanılarak oluşturulmuştur. Bu kartlar, ortamda fiziki büyülükleri algılayan sensörler ve analog verilerin dijital dönüştürülmesi işlemini gerçekleştiren mikro denetleyici ve pasif devre elemanlarını içermektedir.

### 2.2 Delik Alanlarının Tespiti İçin Kullanılan Görüntü İşleme Teknikleri

Görüntü işleme, çeşitli bilgisayar algoritmaları kullanarak daha iyi görüntüler elde etmeyi veya görüntülerdeki gizli bilgileri çıkarmayı amaçlayan geniş bir çalışma alanını ifade eder. Eşik belirleme, kenar belirleme ve birinci türev genlik gibi görüntü işleme teknikleri literatürde sıkça kullanılan yöntemler arasındadır [1,15]. Bu çalışmada, tasarlanan elektronik devrenin PCB görüntüsü üzerinde delik alanlarını belirleyebilmek için Şekil 1'de sunulan akış şeması uygulanmıştır.



Şekil 1. PCB üzerinde görüntü işleme tekniklerinin uygulanması akış şeması.

Figure 1. Application of image processing techniques on PCB flow chart.

### 2.3 Optimum Delim Güzergahının Belirlenmesi

En iyi delim güzergahının belirlenmesi için ilk olarak, var olan görüntüye sahip tasarlanmış elektronik devre üzerine Şekil 1'de gösterilen adımlar uygulanarak, PCB üzerinde delinmesi gereken noktalar tespit edilmiştir. Bu aşamadan sonra, delinecek noktaları kontrol eden sistemin takip edeceği en kısa güzergâh, TB, PSO ve KKA algoritmaları kullanılarak belirlenmiştir.

#### 2.3.1 Problemin Tanımı

Bilgisayar ortamında tasarlanan PCB için belirtilen  $n$  adet delme noktasına yalnızca bir kez uğramak koşuluyla en kısa mesafeli güzergâh optimize edilmiştir. Bu optimizasyon problemi, GSP'ye benzetilerek çözümlenmiştir. İlgili problem için kullanılan matematiksel ifade Denklem 1'de verilmiştir [16-18].

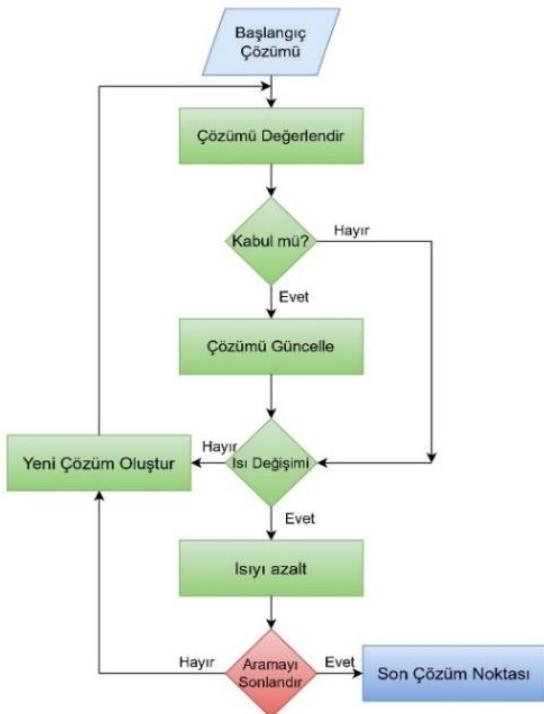
$$\min f(x) = \sum_{i=0}^n \sum_{j \neq i, j=0}^n x_{i,j} c_{i,j} \quad \begin{cases} 0 \leq c_{i,j} \leq 1 \\ i, j = 0, 1, \dots, n \end{cases} \quad (1)$$

Denklemde kullanılan  $x_{i,j}$ , PCB üzerindeki  $i$ . noktadan  $j$ . noktaya olan mesafeyi ifade etmektedir.  $c_{i,j}$  ise  $i$ . noktadan  $j$ . noktaya gidilmesi durumunda 1, diğer durumlarda 0 değerini

alan bir büyüklüktür. Denklemde  $n$  ifadesi, PCB üzerindeki delinmeyecek nokta sayısını temsil etmektedir. Burada toplam  $x$  mesafesi optimize edilmektedir. Farklı PCB'lerde delim noktalarının tespitindeki başarıyı gözlemlenmemek için çalışmada iki adet PCB kullanılmıştır. Bu PCB'lerin üzerindeki 96 ve 106 adet delik nokta, görüntü işleme teknikleri kullanılarak tespit edilmiştir.

### 2.3.2 Tavlama Benzetimi Algoritması

TB algoritması, zor problemlerin çözümünde oldukça başarılı bulunan meta sevgisel bir algoritmadır. Katıların ısıtılması ve kademeli olarak soğutulması esasına dayanır [28]. Soğutulan katıların ısuları düştükçe iç parçacıkları her adımda denge durumuna ulaşmaya çalışır. Sıcaklık arttıkça lokal en iyiden uzaklaşmak için iyileşme sağlayan çözümleri belirli bir kabul olasılığı çerçevesinde kabul eder. Tavlama süreci, yeterli miktarda yüksek sıcaklığındaki bir çözümden başlatılır ve sıcaklığı kademeli olarak azaltıp iyi ve kötü çözümler arasında en sonunda en iyi çözüme ulaşmak hedeflenir. Şekil 2'de TB algoritmasının akış şeması görülmektedir [23].



Sekil 2. Tavlama benzetimi algoritması akış şeması.  
Figure 2. Simulation annealing algorithm flowchart.

TB algoritmasının lokal minimuma takılı kalmaması için belirli bir kabul olasılığı çözümü Denklem 2'de gösterildiği gibi tanımlanır [19-22].

$$P = e^{\frac{-\Delta E}{T}} \quad (2)$$

Burada  $P$  kabul olasılığını,  $\Delta E$  maddenin farklı zaman aralıklarındaki enerji değişimini,  $T$  ise sıcaklık değerini temsil eder.  $T$  başlangıçta büyük bir değer olarak tanımlanıp, kademeli olarak azaltılır. TB algoritması işletilmesi ile GSP çözümlere bir PCB üzerindeki optimum delim güzergahı hesaplanmıştır. Algoritmanın başlangıç sıcaklığı ( $T$ ) 1000, soğutma katsayısı 0.99 ve iterasyon sayısı 7700 adım olacak şekilde belirlenmiştir.

### 2.3.3 Parçacık Süre Optimizasyonu

PSO temel olarak sürü davranışını ve zekasından esinlenerek geliştirilmiş optimizasyon algoritmasıdır. Süre halinde hareket eden hayvanların yiyecek bulma, beslenme ve güvenlik gibi durumlarda genellikle rasgele sergiledikleri davranışlarında amaçlarına kolay ulaşıkları tespit edilmiştir [24]. PSO algoritmasının temel mantığı, rasgele başlatılan noktaları optimizasyon süresince en başarılı sonuçlar alınan bölgeye doğru yönlendirmektir. Süre içerisinde bulunan her parçacığın konumu, optimize edilmek istenen vektördür. Başlangıçtan itibaren her iterasyonda parçacığın konumu güncellenmekte ve kabul edilebilir bir yakınsama beklenmektedir. Her parçacığın her iterasyonda bir konumu ve konumunu belirleyecek olan bir hızı mevcuttur. Yeni konum, her iterasyon için parçacığın bir önceki konumu ile hesaplanan hızı toplanarak bulunmaktadır [25-26]. Parçacığın yeni konumu Denklem (3) ile hesaplanmaktadır.

$$x_{id} = x_{id-1} + v_{id} \quad (3)$$

Burada,  $x_{id}$  parçacığın konumunu,  $v_{id}$  ise hızını temsil etmektedir. Parçacığın hızı ise Denklem (4) ile elde edilir.

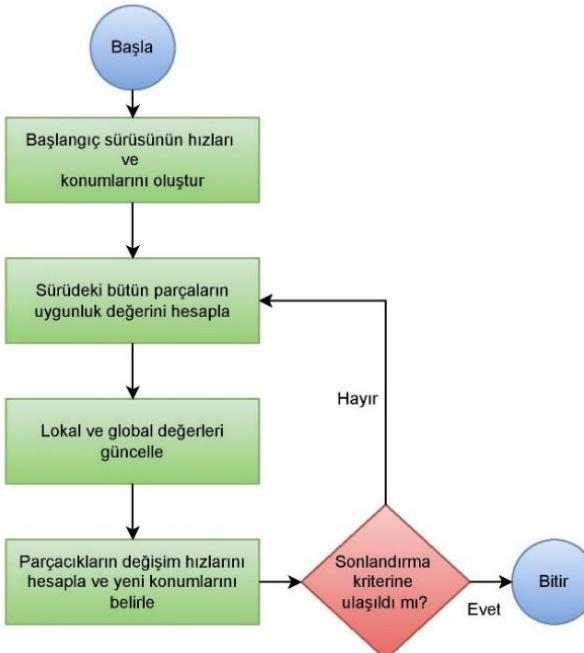
$$v_{id} = w * v_{id} + c_1 * rand_1 * (p_{id} - x_{id}) + c_2 * rand_2 * (p_{gd} - x_{gd}) \quad (4)$$

Burada  $c_1$  ve  $c_2$  ölçeklendirme faktörlerini,  $rand_1$  ve  $rand_2$  rasgele üretilmiş değerleri,  $w$  atalet ağırlık değerini,  $p_{id}$  parçacığın çözümüne en çok yaklaşığı durumu ve  $p_{gd}$  tüm parçacıklar arasında çözüme en çok yaklaşan durumu ifade etmektedir. PSO algoritması ile GSP çözümlere bir PCB üzerindeki optimum delim güzergahı hesaplanmıştır. Algoritmda kullanılan parametre değerleri Tablo 1'de verilmiştir.

Tablo 1. PSO parametreleri.  
Table 1. PSO parameters.

Parametre	Değerler
Ölçeklendirme faktörü, $c_1$	0.2
Ölçeklendirme faktörü, $c_2$	0.2
Atalet ağırlık değeri, $w$	1
Rasgele üretilen değerler, $r_1, r_2$	[0-1]
Popülasyon sayısı	100
w değerini azaltma katsayısı	0.99
İterasyon değeri	7700

PSO algoritmasının akış şeması Şekil 3'te görülmektedir [24,27].



Şekil 3. Parçacık sürü optimizasyonu akış şeması.  
Figure 3. Particle swarm optimization flowchart.

#### 2.3.4 Karınca Kolonisi Algoritması

KKA, karınca koloni davranışlarını taklit eden ve karmaşık problemleri çözmek için tercih edilen meta-sezgisel bir algoritmadır. Algoritmanın temel ilkesi, karınca kolonilerinin haberleşmelerini sağlayan feronom maddesi salgılayarak yiyecek ile yuva arasındaki en kısa yolu arama davranışına dayanmaktadır [29]. Karıncalar yiyecek ararken öncelikle yuvalarına yakın çevrelerini rasgele araştırırlar. Karıncalardan herhangi biri yiyecek bulduğunda bunu değerlendirdir ve bir miktarını yuvaya taşır. Yiyeceği yuvaya taşırken yol üzerinde feronom izi bırakır. Yol ne kadar kısa ise feromon o kadar yoğun olmaktadır. Böylelikle diğer karıncalar tarafından yüksek olasılıkla bu yol tercih edileceğinden, diğer yollardaki feromonlar kaybolacaktır [30]. KKA'nın ilk adımında kaç adet karınca kullanılacağı belirlenir. Her bir karınca problem uzayındaki olası çözüm noktalarını temsil eden rasgele düğüm noktalarına yerleştirilir ve bütün düğümleri tek tek ziyaret ederek turunu tamamlar. Tüm karıncaların mevcut düğümden bir diğer düğüm noktasına gidebilmesi Denklem (5)'teki gibi hesaplanmaktadır [31].

$$P_{i,j}^{\ell} = \frac{[\tau_{ij}]^{\alpha} [\eta_{ij}]^{\beta}}{\sum_{\ell \in N_i^{\ell}} [\tau_{ij}]^{\alpha} [\eta_{ij}]^{\beta}} \quad (5)$$

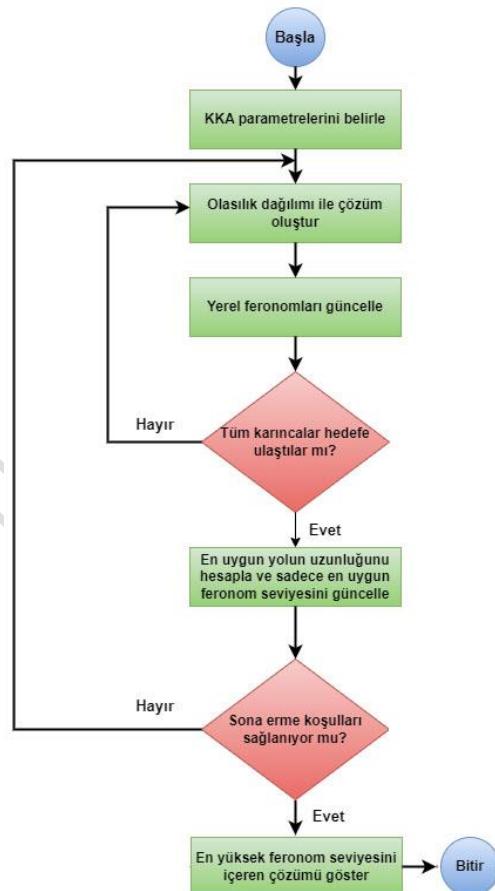
Denklemde kullanılan  $P_{i,j}^{\ell}$ , karıncanın  $i$  düğümünden  $j$  düğümüne geçme olasılığını,  $\tau_{ij}$   $i$  ve  $j$  düğümleri arasındaki feronom değerini,  $\eta_{ij}$   $i$  ve  $j$  düğümleri arasındaki sezgisel değeri,  $\alpha$  feronom katsayısını,  $\beta$  sezgisellik katsayısını,  $N$  ise düğüm kümесini ifade etmektedir [32]. KKA ile çözülen GSP ile PCB üzerindeki minimum delim güzergahı hesaplanırken kullanılan parametre değerleri Tablo 2'de verilmiştir. Algoritma, 106 ve 96 adet delim noktası olan iki farklı PCB üzerinde test edilmiştir. Değişen PCB üzerinde sadece karınca sayısı parametre değeri delim noktasına eşit olacak şekilde değiştirilmiş, diğer parametreler aynı bırakılmıştır.

Tablo 2. KKA parametreleri.

Table 2. KKA parameters.

Parametre	Değerler
Karınca sayısı	96
Alfa değeri	1
Beta Değeri	1,5
İterasyon değeri	7700

KKA algoritmasının akış şeması Şekil 4'te görülmektedir [33, 34].

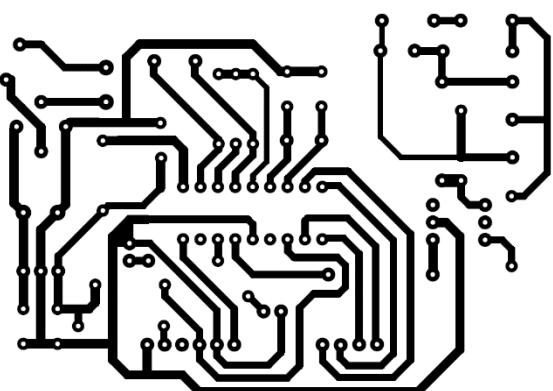


Şekil 4. Karınca Kolonisi Algoritması akış şeması.  
Figure 4. Ant colony algorithm flowchart.

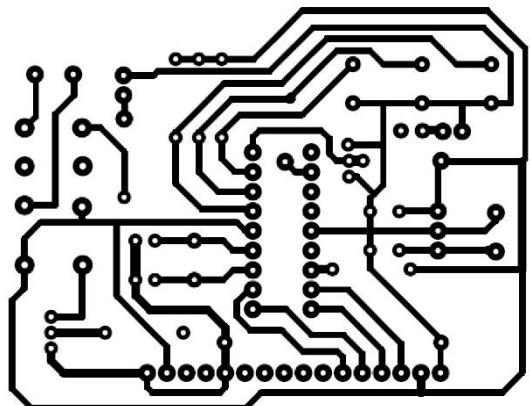
### 3 Araştırma Bulguları

Bu çalışmada tasarımlı gerçekleştirilen bir PCB üzerindeki delim noktaları görüntü işleme teknikleri kullanılarak tespit edilmiştir. PCB üzerindeki olası en kısa delim güzergahları, PCB görüntüsünde belirlenen delik alanlarının konumları GSP kullanılarak TB, PSO ve KKA ile oluşturulan meta-sezgisel algoritmalar ile belirlenmiştir. Çalışmanın amacı en iyi delim güzergahını en düşük malyet ile tespit eden optimizasyon algoritmalarının performanslarını belirlemektir. Çalışmanın akışı şu şekilde gerçekleştirilmiştir; (i) PCB tasarımlı, (ii) PCB görüntüsünün alınması, (iii) delik alanların tespit edilmesi, (iv) en kısa güzergahın belirlenmesi ve (v) yeni güzergahın çizilmesi şeklidendir. Çalışmada kullanılan PCB çizimleri Şekil 5 (a)-(b)'de verilmiştir.

(a)



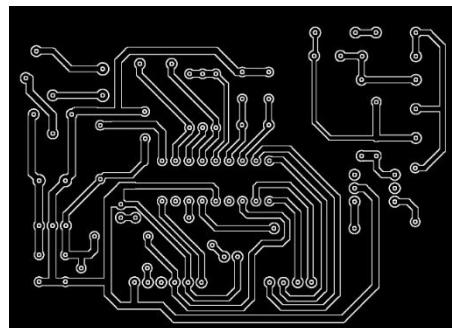
(a)



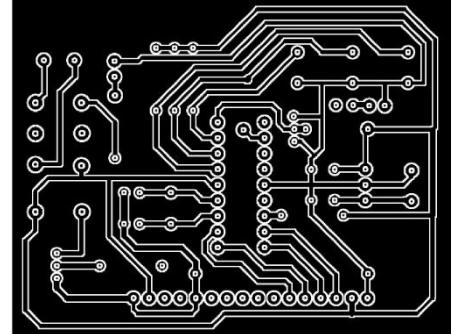
Şekil 5. Baskılı devre kartları (a) PCB-1, (b) PCB-2.  
Figure 5. Printed circuit boards (a) PCB-1, (b) PCB-2.

PCB'lerin görüntüsü elde edildikten sonra görüntünün piksel değerleri gri seviyeye dönüştürülür. Görüntü üzerindeki gürültülerin giderilmesi amacıyla görüntü üzerine komşuluk prensibini dikkate alan ortalama filtre (Mean Filter) uygulanır. Filtre boyutu  $3 \times 3$ 'lük çerçeveye sahip olacak şekilde tasarlanmıştır. Oluşturulan yeni merkez noktaları filtrenin her bir alt görüntüsüne denk gelen piksel değerlerinin ortalamasının alınması ile oluşturulmuştur. Elde edilenfiltreli görüntüye kenar belirleme algoritmalarından olan Sobel Filtre uygulanmıştır. Görüntüde kenarlar beyaz, diğer kısımlar ise siyah olacak şekilde belirlenmiştir. Sobel Filtre ile kenarları belirlenmiş görüntü Şekil 6 (a)-(b)'de gösterilmiştir. Görüntünün piksel değerlerine en uygun eşik değeri hesaplanarak değeri eşik değerinden küçük olan pikseller beyaz, diğer pikseller için siyah yapılmış ikili (binary) görüntü elde edilmiştir. Son olarak baskı devre üzerinde delinecek konumlar daire bulma metodu ile tespit edilmiştir. Daire bulma metodu ile tespit edilen görüntü Şekil 7 (a)-(b)'de verilmiştir.

En kısa delme güzergahının belirlenmesi için TB, PSO ve KKA algoritmalarının hesaplanması ardından, elde edilen en iyi PCB delim güzergahları her algoritma için çizdirilmiştir. Şekil 8 (a), (b) ve (c)'de en iyi PCB-1 delim güzergahları ve Şekil 9 (a), (b) ve (c)'de en iyi PCB-2 delim güzergahları görülmektedir.

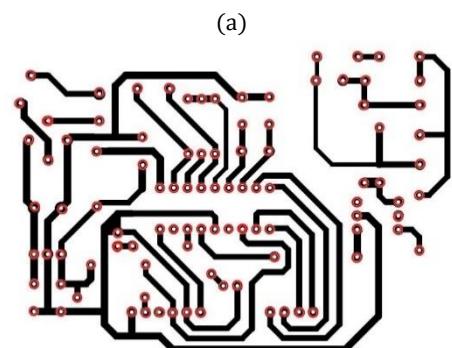


(a)

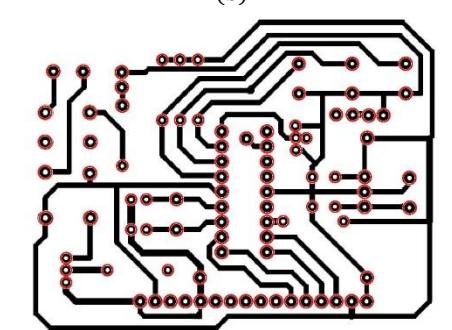


Şekil 6. Sobel filtre ile kenarları belirlenmiş görüntü  
(a) PCB-1, (b) PCB-2.

Figure 6. Edged image with sobel filter (a) PCB1, (b) PCB2



(a)



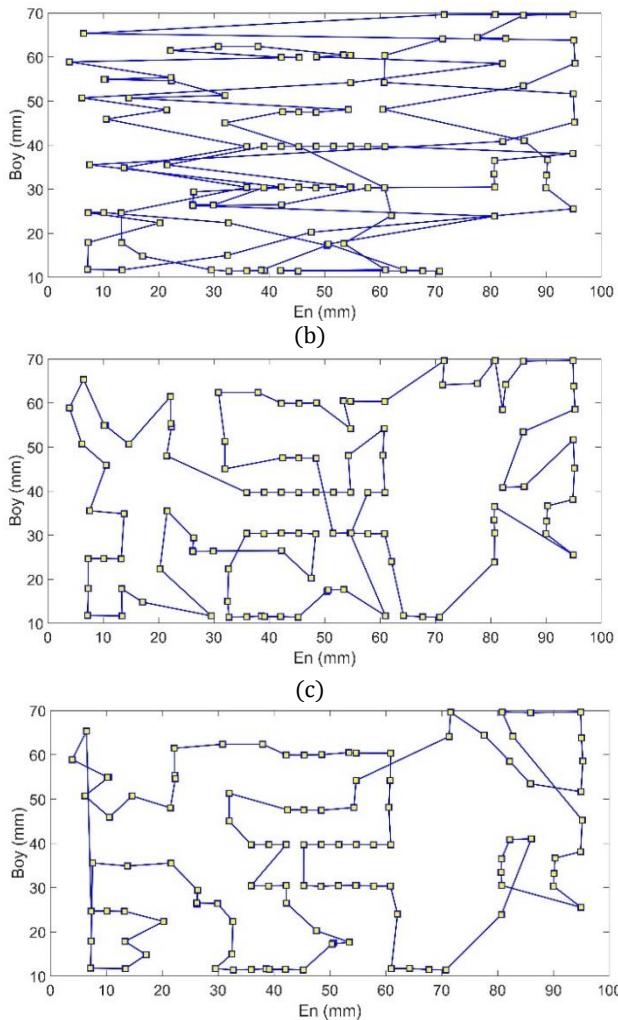
(b)

Şekil 7. PCB üzerinde delim noktaları belirlenmiş görüntü  
(a) PCB-1, (b) PCB-2.

Figure 7. The image with the drilling points determined on the PCB (a) PCB-1, (b) PCB-2.

(a)

(a)



Şekil 8. PCB-1 için en iyi delim güzergahı (a) TB, (b) PSO, (c) KKA

Figure 8. The best drill route for PCB -1 (a)SA, (b) PSO, (c) ACA

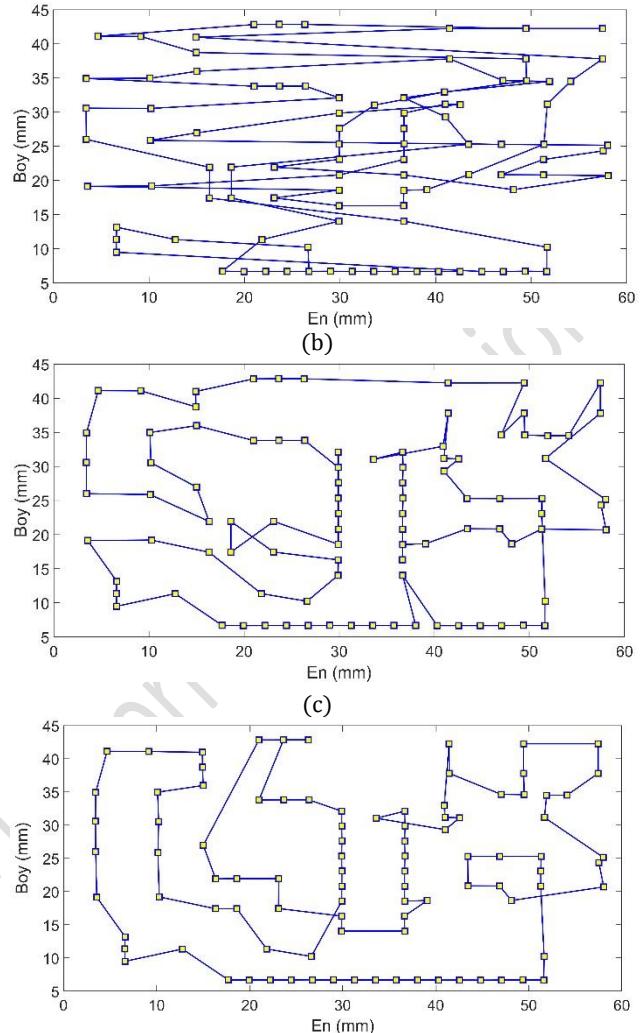
Optimizasyon algoritmalarının işletilmesi ile hesaplanan en kısa delim güzergahları 7700 iterasyonda gerçekleştirilmiş ve karşılaştırılmış olarak Tablo 3'te verilmiştir.

Tablo 3. TB, PSO ve KKA çözümüne ilişkin sonuçlar  
Table 3. Results for SA, PSO and ACA solution.

Yöntem	PCB-1 için En kısa yol güzergahı (mm)	PCB-2 için En kısa yol güzergahı (mm)
Tavlama Benzetimi Algoritması	14461	9318
Parçacık Sürü Optimizasyonu	701	423
Karınca Koloni Algoritması	647	387

Tablo 3 incelendiğinde PCB-1 ve PCB-2 için optimum mesafe TB algoritmasının işletilmesiyle 14461 ve 9318 mm, PSO algoritması işletildiğinde 701mm ve 423 mm, KKA algoritması işletildiğinde 647mm ve 387 mm olarak elde edilmiştir. Bu ölçüm sonuçlarına göre PCB-1 için KKA, TB'ye göre %95.5,

(a)

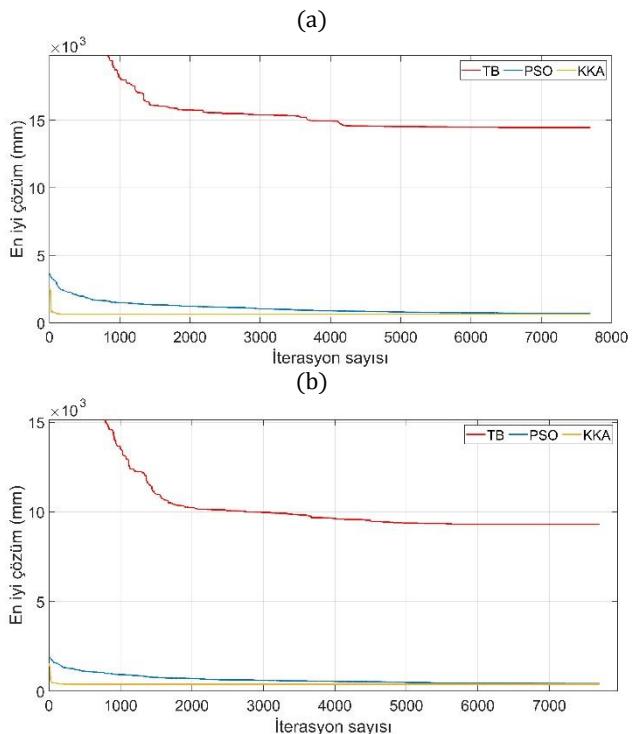


Şekil 9. PCB-2 için en iyi delim güzergahı (a) TB, (b) PSO, (c) KKA

Figure 9. The best drill route for PCB -2 (a)SA, (b) PSO, (c) ACA

PSO'ya göre %7.7 ve PCB-2 için KKA, TB'ye göre %95.8 ve PSO'ya göre %8.5 daha iyi sonuç vermiştir.

Aynı iterasyon değerlerinde TB, PSO ve KKA yöntemlerinin işletilmesiyle elde edilen mesafe-iterasyon grafikleri PCB-1 ve PCB-2 için Şekil 10 (a) – (b)'de verilmiştir. TB algoritmasının grafiği kırmızı, PSO algoritmasının grafiği mavi ve KKA algoritmasının grafiği ise sarı renk ile gösterilmiştir. KKA algoritmasının TB algoritması ve PSO algoritmasına göre delim güzergahı belirleme başarısının daha etkili olduğu gözlenmiştir. Aynı zamanda KKA algoritması ile işletilen GSP'nin diğer optimizasyon algoritmaları ile işletilen GSP'ye göre çok daha küçük iterasyon değerlerinde en iyi çözüme ulaşlığı görülmüştür.



Şekil 10. Mesafe – İterasyon grafiği (a) PCB-1, (b) PCB-2.  
Figure 10. Distance – Iteration graph (a) PCB-1, (b) PCB-2.

#### 4 Sonuçlar

Bu çalışma, görüntü işleme tekniklerinin kullanılmasıyla bir PCB üzerinde yerleştirilecek elektronik bileşenlerin konumlarını tespit etmeyi ve en iyi delme güzergahını belirlemeye TB, PSO ve KKA algoritmalarının performanslarını karşılaştırmayı amaçlamaktadır. Meta-sezgisel algoritmalar fizikalı, kimyasal, sürü tabanlı ve sosyal tabanlı olmak üzere çeşitli kategorilere ayrılır. TB algoritması fizik temelli iken, PSO ve KKA algoritmaları sürü tabanlı bir yapıya sahiptir. Bu çalışmada, sürü tabanlı optimizasyon algoritmaları ile fizik temelli bir optimizasyon algoritmasının performansı karşılaştırılmıştır. Yapılan değerlendirmelere göre, PCB-1 ve PCB-2 için en kısa yol güzergahları KKA tarafından sırasıyla 647 mm ve 387 mm olarak elde edilmiştir. Buna göre PCB-1 için KKA, TB'ye göre %95.5, PSO'ya göre %7.7 ve PCB-2 için KKA, TB'ye göre %95.8 ve PSO'ya göre %8.5 daha iyi sonuç vermiştir. KKA algoritması, TB ve PSO algoritmalarına göre daha başarılı bir sonuç elde ederek en düşük maliyetli yol güzergahını tespit etmiştir.

Önerilen bütünsel yöntem, endüstriyel platformlarda benzer çalışmalara uygulanabilir. Ayrıca delik konumlarının otomatik olarak tespit edilmesi ve toplam delim güzergahının en azı indirilmesiyle işlem verimliliği de artırılabilir. Bu çalışmanın, elektronik kart üretim ve montaj hızlarını artırabileceğinin, doğru konum tespiti sayesinde hatalı PCB delme işlemini azaltarak maliyetin düşürülebileceği öngörmektedir.

#### 5 Conclusions

This study aims to determine the positions of electronic components to be placed on a PCB using image processing techniques and to compare the performances of SA, PSO and ACA algorithms in determining the best drilling route. Meta-heuristic algorithms are categorized into physical, chemical, swarm-based, and social-based methods. While the SA algorithm is physics-based, the PSO and ACA algorithms are

swarm-based in structure. In this study, the performance of swarm-based optimization algorithms is compared with a physics-based optimization algorithm. According to the evaluations, the shortest drill routes for PCB-1 and PCB-2 were obtained by ACA as 647 mm and 387 mm, respectively. Accordingly, for PCB-1, ACA has yielded results that are 95.5% better than SA and 7.7% better than PSO, and for PCB-2, ACA outperformed SA by 95.8% and PSO by 8.5% in terms of result quality. The ACA algorithm obtained a more successful result than the SA and PSO algorithms and determined the lowest cost route route.

The proposed integrated method can be applied to similar studies on industrial platforms. Process efficiency can also be increased by automatically detecting hole positions and minimizing the overall drilling path. It is envisaged that this study can increase electronic board production and assembly speeds and reduce cost by reducing faulty PCB drilling thanks to accurate location detection.

#### 6 Yazar katkı beyanı

Geçerleştirilen çalışmada Yazar 1 fikrin oluşması, görüntü işleme tekniklerinin kodlarının yazılması, problem tanımının yapılması ve modelin kodlarının yazılması, makalenin yazılması ve literatür taraması başlıklardında; Yazar 2 optimizasyon modelinin hazırlanması ve yazım denetimi, elde edilen sonuçların değerlendirilmesi, içerik açısından makalenin kontrol edilmesi başlıklardında; Yazar 3 PCB tasarımlının yapılmasında ve görüntülerinin elde edilmesinde, makale yazımı ve literatür taramasında katkıda bulunmuştur.

#### 7 Etik kurul onayı ve çıkar çatışması beyanı

Hazırlanan makalede etik kurul izni alınmasına gerek yoktur. Hazırlanan makalede herhangi bir kişi/kurum ile çıkar çatışması bulunmamaktadır.

#### 8 Kaynaklar

- [1] Karakoç M. "Baskılı Devre Kartlarındaki Delik Alanlarının Görüntü İşleme Teknikleri Kullanılarak Tespit Edilmesi ve Potansiyel Delim Güzergâhının Genetik Algoritmalar ile Enyiilemesi". *Süleyman Demirel Üniversitesi Fen Bilimleri Enstitüsü Dergisi*, 22(1), 336-345, 2018.
- [2] Altıntaş V, Çakır A, Küçüksille EU. "Genetik Algoritma ile Baskı Devre Yerleşim Optimizasyonu". *Teknik Bilimler Dergisi*, 8(2), 5-10, 2018.
- [3] Ismail MM, Othman MA, Sulaiman HA, Misran MH, Ramlee RH, Abidin AFZ, Yakop F. "Firefly algorithm for path optimization in PCB holes drilling process". In *2012 International Conference on Green and Ubiquitous Technology*, Bandung, Indonesia, 07-08 July 2012.
- [4] Abbas AT, Hamza K, Aly MF. "CNC machining path planning optimization for circular hole patterns via a hybrid ant colony optimization approach". *Mechanical Engineering Research*, 4(2), 16, 2014.
- [5] Dewil R, Küçükoglu İ, Luteyn C, Cattrysse D. "A critical review of multi-hole drilling path optimization". *Archives of Computational Methods in Engineering*, 26(2), 449-459, 2019.
- [6] Sezer A, Altan A. "Optimization of deep learning model parameters in classification of solder paste defects". *3rd International Congress on Human-Computer Interaction, Optimization and Robotic Applications*, Ankara, Turkey, 11-13 June 2021.
- [7] Zainal Abidin NW, Ab Rashid MFF, Nik Mohamed NMZ. "A review of multi-holes drilling path optimization using soft

- computing approaches". *Archives of Computational Methods in Engineering*, 26(1), 107-118, 2019.
- [8] Putera SI, Ibrahim Z. "Printed circuit board defect detection using mathematical morphology and MATLAB image processing tools". *2nd international conference on education technology and computer*, Shanghai, China, 22-24 June 2010.
- [9] Zakaria SS, Amir A, Yaakob N, Nazemi S. "Automated detection of printed circuit boards (PCB) defects by using machine learning in electronic manufacturing: Current approaches". *1st International Symposium on Engineering and Technology*, Perlis, Malaysia, 23 December 2019.
- [10] Oprea S, Lita I, Cioc IB, Visan DA. "Determination of misplaced drill holes on a PCB". *30th International Spring Seminar on Electronics Technology*, Cluj-Napoca, Romania, 09-13 May 2007.
- [11] Wang WC, Chen SL, Chen LB, Chang WJ. "A machine vision based automatic optical inspection system for measuring drilling quality of printed circuit boards". *IEEE Access*, 5, 10817-10833, 2016.
- [12] Anoop KP, Sarath NS, Kumar VS. "A review of PCB defect detection using image Processing". *International Journal of Engineering and Innovative Technology*, 4(11), 188-192, 2015.
- [13] Anitha DB, Rao M. "A survey on defect detection in bare PCB and assembled PCB using image processing techniques". *International Conference on Wireless Communications, Signal Processing and Networking*, Chennai, India, 22-24 March 2017.
- [14] Taj K, Butt UUR. "Defect Detection and Classification of Printed Circuit Board Using Image processing in MATLAB". *Preparation of Paper for the IEEE SSC*, Dublin, Ireland 2006.
- [15] Parlar B, Sayar NÖ, Aydin Ö. "Görüntü İşleme ve Makine Öğrenmesi Tabanlı Konum Belirleme, Robot Kolu Yönlendirme ve Parça Yerleştirme Sistemi". *8. International Management Information Systems Conference*, İstanbul, Turkey, 20-22 October 2021.
- [16] Yıldırım T, Kalaycı CB, Mutlu Ö. "Gezgin satıcı problemi için yeni bir meta-sezgisel: kör fare algoritması". *Pamukkale University Journal of Engineering Sciences (PAJES)*, 22(1), 64-70, 2016.
- [17] Şahin Y, Karagül K. "Gezgin satıcı probleminin melez aksısan genetik algoritma (MAGA) kullanarak çözümü". *Pamukkale Üniversitesi Mühendislik Bilimleri Dergisi*, 25(1), 106-114, 2019.
- [18] Kuzu S, Önay O, Sen U, Tunçer M, Yıldırım B, Kesiktürk, T. "Gezgin satıcı problemlerinin meta sezgiseller ile çözümü". *İstanbul Üniversitesi İşletme Fakültesi Dergisi*, 43(1), 1-27, 2014.
- [19] Ayan TY. "Kaynak Kısıtlı Çoklu Proje Programlama Problemi İçin Taylama Benzetimi Algoritması". *Atatürk Üniversitesi İktisadi ve İdari Bilimler Dergisi*, 23(2), 101-118, 2009.
- [20] Kirkpatrick S, Gelatt Jr CD, Vecchi MP. "Optimization by simulated annealing". *Science*, 220(4598), 671-680, 1983.
- [21] Bektur G. "A hybrid heuristic solution based on simulated annealing algorithm for energy efficient single machine scheduling problem with sequence dependent setup times". *Journal of the Faculty of Engineering and Architecture of Gazi University*, 36(1), 407-420, 2021.
- [22] Metin, S. "Benzetimli Taylama Algoritması ile Eksik Veri Tamamlama". *Fırat Üniversitesi Mühendislik Bilimleri Dergisi*, 33(1), 295-301, 2021.
- [23] Gözüdeli Y, Akçayol M. "XML Veritabanı için Taylama Benzetimi ile Sorgu Optimizasyonu". *Bilişim Teknolojileri Dergisi*, 1(1), 2008.
- [24] Özsağlam MY, Çunkaş M. "Optimizasyon problemlerinin çözümü için parçaçık sürü optimizasyonu algoritması". *Politeknik Dergisi*, 11(4), 299-305, 2008.
- [25] Gökçe CO, Durusu V, Ünal R. "Farklı Yük Çeşitleri İçin Parçaçık Süre Optimizasyonu ve Ziegler-Nichols Metodunun DC Motor Hız Kontrolü Probleminde Karşılaştırılması". *Avrupa Bilim ve Teknoloji Dergisi*, (33), 88-92, 2022.
- [26] Eberhart R, Kennedy J. "A new optimizer using particle swarm theory". *Proceedings of the sixth international symposium on micro machine and human Science*, 39-43, IEEE, 1995.
- [27] Beşkirli M, Tefek MF. "Parçaçık sürü optimizasyon algoritması kullanılarak optimum robot yolu planlama". *Avrupa Bilim ve Teknoloji Dergisi*, 201-213, 2019.
- [28] Özden G, Sarıcıçek İ. "Çapraz sevkiyatta kamyon çizelgeleme problemi için çözüm yaklaşımları" *Pamukkale University Journal of Engineering Sciences (PAJES)*, 25(1), 82-88, 2019.
- [29] Dikmen H, Dikmen H, Elbir A, Ziya E, Çelik F. "Gezgin satıcı probleminin karınca kolonisi ve genetik algoritmalarla eniyilemesi ve karşılaştırılması". *Süleyman Demirel Üniversitesi Fen Bilimleri Enstitüsü Dergisi*, 18(1), 8-13, 2014.
- [30] Zhang Z, Xu,Z, Luan S, Li X, Sun Y. "Opposition-based ant colony optimization algorithm for the traveling salesman problem." *Mathematics*, 8(10), 1650,2020.
- [31] Taşyürek M, Mehmet E. "Karınca Koloni ve Genetik Algoritma Yöntemleri Kullanarak En iyi Sayaç Okuma Güzergahının Tespit Edilmesi." *Dicle Üniversitesi Mühendislik Fakültesi Mühendislik Dergisi*, 13(3), 405-412, 2022.
- [32] Serin S. Karınca Kolonisi Yaklaşımıyla Karayolu Üstyapı Rutin Bakım Çalışmalarının Planlanması. Yüksek Lisans Tezi, Süleyman Demirel Üniversitesi, Isparta Türkiye, 2009.
- [33] Yun HY, Jeong SJ, Kim KS. "Advanced harmony search with ant colony optimization for solving the traveling salesman problem. *Journal of Applied Mathematics*, 2013, 1-8, 2013.
- [34] Akyol S, Alataş B. "Güncel sürü zekâsı optimizasyon algoritmaları". Nevşehir Üniversitesi Fen Bilimleri Enstitüsü Dergisi, 1(1), 36-50, 2012.