



Üretilmiş memristörlerin iki farklı yöntem ile modellenmesi Deriving models of fabricated memristors using two approaches

Mert Çolak¹, Itir Koymen^{1*}

¹Elektrik Elektronik Mühendisliği Bölümü, TOBB Ekonomi ve Teknoloji Üniversitesi, Ankara, Türkiye.
m.colak@etu.edu.tr, ikoymen@etu.edu.tr

Geliş Tarihi/Received: 27.04.2024
Kabul Tarihi/Accepted: 13.10.2025

Düzeltilme Tarihi/Revision: 30.07.2025

doi: 10.65206/pajes.33568
Araştırma Makalesi/Research Article

Öz

İki tür Titanyum Oksit tabanlı memristif aygıt üretilmiştir. Aygıtlardan biri akım sinyali ile, diğeri ise gerilimle uyarılarak karakterize edilmiştir. Bu aygıtların modelleme çalışması iki farklı modelleme yaklaşımı kullanılarak yapılmıştır. Yaklaşımların ilkinde MATLAB'da ölçüm verisine eğri uydurma tekniği kullanılarak özgün modeller elde edilmiştir. İkincisinde ise mevcut bir model olan Quasi-Static Memdiode Model (QMM) incelenmiş ve üretilmiş aygıtlara uyarlanmıştır. Bu sayede iki farklı giriş değişkeni için modeller elde edilmiştir. Modeller SPICE ve Verilog-A dillerinde geliştirilmiştir. Bunun amacı bu memristörleri SPICE ve Cadence Spectre platformlarında simüle edebilmek ve bu sayede hibrit memristör+ CMOS devreler tasarlayabilmektir. Modellerin gerçek davranışa sadakati gerçek ölçüm verisi ve modellerin davranışları kıyaslanarak doğrulanmıştır.

Anahtar kelimeler: Memristör, Aygıt Modelleme, SPICE, Verilog-A Eğri Uydurma

Abstract

Two distinct Titanium Oxide based memristive devices were fabricated. One device was electrically characterized with a driving current, the other with a driving voltage. Two approaches were utilized for modelling these devices: firstly, novel models of I-V behavior were developed using curve fitting in MATLAB. Secondly, an existing memristor model, Quasi-Static Memdiode Model (QMM) was investigated and modified to reflect the behavior of the fabricated memristive devices. Thus, models for both current driven and voltage driven devices were extracted. SPICE and Verilog-A coding languages were used to simulate the devices in SPICE and Cadence Spectre to enable the simulation and design of hybrid memristor+ CMOS circuits on these widely used platforms. The accuracy of the models was verified by comparing simulation results to measurement results.

Keywords: Memristor, Device Modelling, SPICE, Verilog-A Curve Fitting

1 Giriş

Akı ve yükü birbirine bağlayan dördüncü pasif devre elemanı olarak tanımlanan memristörü, Leon Chua 1971'de teorik olarak ortaya koymuştu [1]. Memristörün ilk prototipi Hewlett-Packard Laboratuvarları (HP) tarafından, 2008 yılında elde edilince, dikkat çekmeye başladı [2], [3]. Öncelikli olarak memristörü bir hafıza elemanı olarak kullanmaya odaklanıldı ve mevcut hafıza teknolojilerine rakip bir alternatif olarak yorumlandı [4], [5]. Chua ve Kang'ın öngördüğü gibi, memristörün biyolojik sinapsa benzer özellikler gösterdiği, HP'nin ürettiği prototip sayesinde gözlemlendi [2], [6], [7], [8].

Memristörün ilgi çekmesinin başka bir sebebi Complementary Metal-Oxide-Semiconductor (CMOS) teknolojisine uyumlu olmasıydı [9], [10]. Günümüz itibarıyla, transistör boyutları atomik boyutlara dayandığı için [11], Moore Yasası'nın sonuna gelindiği, elektronik mikroçiplerin yaklaşık 60 yıldır izlediği eğilimin yavaşlamış olduğu gözlemlenmektedir. Bundan dolayı, mikroçiplerin bilişsel işleme, büyük veri analizi, nesnelerin interneti (IoT) gibi yenilikçi alanların gelişimine ayak uydurabilmesi için alternatif teknolojiler önem kazanmıştır. Veri büyüklüğü arttıkça kullanılan sistemlerin güç ihtiyacı da artmakta ve dar boğaz yaratmaktadır. Memristif aygıtların standby'da güç tüketmiyor olması bu bakımdan büyük bir avantajdır. Ayrıca memristörlerin alan tüketmeksizin CMOS devrelere üç boyutlu entegrasyonun mümkün olması [11], [12] mikroçiplerin alan verimliliğini arttırmaktadır.

Memristörlerin analog özelliklerini CMOS transistörlerle birlikte kullanmak yalnızca alan ve güç açısından değil,

birtakım biyolojik davranışları taklit edebilmek açısından da ilgi çekicidir. Memristif özellikler (histeresis, giriş sinyaliye göre değişen direnç, doğrusal olmayan davranış) biyolojik sistemlere benzerlik gösterdiği gibi, özellikle eşik altında çalışan MOS devre dinamikleriyle de paralellik göstermektedir [13]. Memristör ve eşik altında çalışan MOS devrelerinin birbirine uyumlu dinamiklerinden faydalananak özgün, düşük güç sarfiyatlı, düşük alan kullanımlı, biyo-esinli devreler üretmek mümkündür. Bir uygulama örneği olarak memristör+CMOS devre kullanarak merkezi patern üretici (MPÜ) taklitçisi bir devre simüle edilmiştir [14]. MPÜler girdi almaksızın ritmik çıkış sinyali üreten (yürüme, koşma, kalp atışı vb. işler için) biyolojik sinirsel devrelerdir. Bu çalışmada dört bacaklı bir canlının yürüme ritmini gerçekleştiren, eşik altı çalışan bir MOS devre üzerine çalışılmıştır. Devrenin güç sarfiyatı düşüktür (birkaç yüz nW). Memristör+CMOS hibrit devrelerin, yürüme ritmi ve adım büyüklüğünü kontrol etmeye yaradığı gösterilmiştir. FitzHugh-Nagumo gibi nöron modellerinin devre sentezleri [15] ve bu devrelere memristif aygıt ekleme çalışmaları ilgi çekmektedir. Başka çalışmalarda da memristif dinamikler devre içinde kullanılarak öğrenme mekanizmaları gerçekleştirilmiş [16], [17], [18] ve bu alanda yapılabilecek çalışmaların yüksek potansiyel vadettiğini gözlemlenmiştir.

Hibrit memristör+CMOS devrelerin tasarımı için geliştirilmesi gereken önemli bir konu kullanılan memristör modelidir. Memristörlü MPÜ çalışmasında [14] memristörler oldukça basit bir model olan HP'nin modeliyle [2] simüle edilmiştir. Denklemlerin sadeliğinden dolayı bu modeli simülasyonlarda kullanmak pratik olsa da aygıt davranışına sadakati bakımından genellenebilir bir model olmadığı gözlemlenmiştir.

*Yazışılan yazar/Corresponding author

Memristörlerin henüz transistör modelleri gibi genel geçer modelleri bulunmadığı için, Simulation Program with Integrated Circuit Emphasis (SPICE) ve Cadence Spectre gibi simülasyon platformlarında henüz standart bir eleman modeli de yoktur. Memristör+CMOS devre tasarımlarını rahatlıkla yapabilmek için birden fazla memristöre uyarlanabilir, simülasyon programlarında kullanılmaya uygun bir modele ihtiyaç vardır. Ancak bu sayede memristör standart bir analog devre elemanı haline gelebilir.

2008'den bu yana pek çok memristör modeli geliştirilmiştir. Bunlar arasında ölçülen davranışı birebir ifade etmeyi hedefleyen fenomenolojik modeller bulunmaktadır [19], [20], [21]. Bu tip modeller aygıtların ölçüm sonuçlarına iyi uyum gösterebilir de, kullandıkları denklem ve fonksiyonlardan dolayı devre simülasyonlarında yakınsama problemlerine sebep olurlar [22]. Bu fenomenolojik modeller çoğunlukla aygıtların SET/RESET değişimlerini modellemeye odaklıdır ve zamana bağlı davranışa odaklanmazlar. Miranda v.d.'nin memristör modellemesine yaklaşımı bu bakımdan farklıdır. Memristif davranışın birbirine anti paralel şekilde bağlı diyotlarla modellenebileceğini göstermiş ve bu sayede genellenen modeller elde etmişlerdir. Modellerin deneysel veriye göre de uyarlanabilmesi ile ilgili ilerleme kaydetmişlerdir [23], [24], [25]. Bu modele göre, memristör, yüksek direnç durumundayken (HRS) diyoda benzer üstel bir davranış sergilerken, açılıp düşük direnç durumuna (LRS) geçtikten sonra doğrusal bir davranış izler.

Bu çalışma kapsamında, kendi grubumuz tarafından üretilmiş Cr/Pt/TiO₂/TiO_x/Cr/Pt ve Cr/Au/TiO₂/TiO_x/Cr/Au olmak üzere iki tür yapıda memristör elektronik devrelerde kullanılmak üzere modellenmiştir. İki aygıtın davranışı birbirinden farklıdır. Ayrıca iki aygıt farklı şekillerde uyarılarak karakterize edilmiştir. Bu sayede hem akımla uyarılan aygıt modellemesi hem de gerilimle uyarılan aygıt modellemesi gerçekleştirilmiştir. Giriş sinyaline göre memristör davranışını ifade etmek önemli bir konudur [26]. Dolayısıyla iki farklı aygıt için farklı giriş sinyalleriyle modelleme çalışması yapılabilmek önemli bir ilerlemedir. Hem memristörlerin ölçüm sonuçlarına göre fenomenolojik modelleri elde edilmiş, hem de Miranda v.d.'nin genelleştirilebilir modeli bu cihazların davranışına uyarlanmıştır. Bu sayede aygıt davranışına sadık modeller elde edildiği gibi grubumuzca üretilmiş aygıtlar SPICE ve Verilog-A dillerinde de modellenmiştir. Bu sayede bu aygıtların davranışının Cadence Spectre'da da SPICE'ta da devre simülasyonlarında kullanılması önü açılmıştır. Fenomenolojik modelde Quasi-Static Memdiode Model (QMM) modelini kıyaslayarak modellerin aygıt davranışına sadakatini de değerlendirmek mümkün olmuştur. Ayrıca QMM'in iki tür giriş sinyaline uyarlanabildiği de gösterilmiştir. Bu çalışma memristör+CMOS devrelerin tasarımları için önemli bir ilerlemedir. Grubumuzun kendi ürettiği aygıtların farklı modellerinin bu iki platformda simüle edilebilmesi sayesinde bu aygıtları kullanan devreler tasarlanabilecektir. Bu çalışmanın geliştirmeyi ve yanıtlamayı hedeflediği üç ana konu bulunmaktadır: (i) Memristör modellemesi çalışmalarına katkıda bulunmak: farklı şekilde uyarılan iki aygıtın iki farklı modelini kıyaslanmaktadır. Hem MATLAB kullanılarak sadeleştirilmiş fenomenolojik modeller elde edilmiştir, hem de üretilmiş memristörlerin davranışı mevcut modellerle taklit edilmiştir. Bu bakımdan memristörün genelleştirilebilir modelinin elde edilmesi için faydalı bir çalışmadır. (ii) Bu çalışmada ele alınan memristörler devre içi kullanım motivasyonu ile üretilmiştir. Bundan dolayı, özellikle Pt üst elektrotlu memristörün yüksek direnç değerli olması

hedeflenmiştir. Eşik altı çalışan devreler nanoAmper düzeyinde akımlarla çalıştığı için, voltaj düzeyinde memristif etkiden faydalanabilmek için yüksek dirençli memristörlere ihtiyaç olduğu gözlemlenmiştir [14]. (iii) Verilog-A dilinde modelleme yapılarak çip tasarımında endüstri standardı olan Cadence Spectre'da hibrit memristör+CMOS devrelerin simülasyonunun kolaylaştırılmasına katkı sağlanmıştır. Bu çalışma sayesinde üretilmiş memristörlerin ölçüm verisi kullanılarak farklı platformlarda kullanılabilir modeller geliştirilmiştir. Ele alınan aygıtların özellikleri Uyarı Zamanlamasına Bağlı Plastisite (Spike Time Dependent Plasticity- STDP) gibi nöromorfik uygulamalar için uygundur [17], [27].

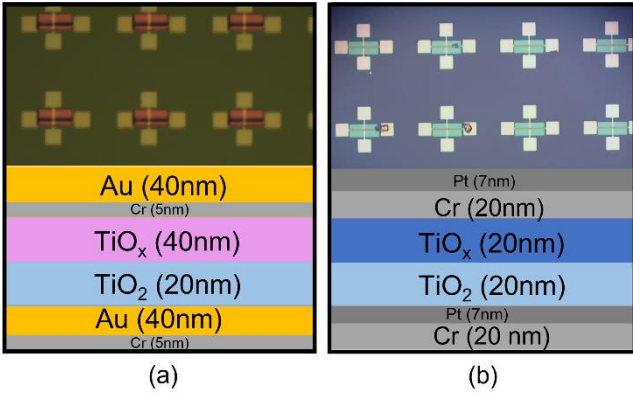
Anlatım kolaylığı için Platin elektrotlu memristörlerden "Pt memristör", altın elektrotlu memristörlerden de "Au memristör" diye bahsedilecektir. İki tür aygıtın yapısal farkları bulunduğu gibi farklı fabrikasyon adımları ve cihazları kullanılarak da üretildikleri için davranışları birbirlerinden ayrıktır. İki aygıtın mikroskop fotoğrafları ve yankesit çizimleri Şekil 1'de gösterilmiştir.

1.1 Au Memristör Fabrikasyonu

Cr/Au/TiO₂/TiO_x/Cr/Au aygıtlar 3-inçlik bir Si pul üzerine üretilmiştir. 400 nm kalınlığında SiO₂ pasivasyon katmanı plazma destekli kimyasal buhar biriktirme (PECVD) yöntemi ile büyütülmüştür. Bu aygıtı oluşturan bütün katmanlar Leybold L560 Box Coater'da büyütülmüştür. Alt ve üst elektrotlar Cr+Au (Cr=5 nm, Au=40 nm kalınlığında) katmanlarından oluşmaktadır. Cr, Au ve Pt katmanlarının pula ve aktif katmana tutunmasını sağlamak amacıyla, adhezyon katmanı olarak elektron demeti buharlaştırma (E-beam) metoduyla ile, Au da termal buharlaştırmayla kaplanmıştır. Aktif katmanın stokiometrik (TiO₂) kısmı, TiO₂ bir target kullanarak püskürtme yöntemi ile kaplanmış, katkılı (TiO_x) kısmı ise Titanyum bir targetla püskürtme yapılırken, çembere Argon'a ek olarak %5 oranında Oksijen plazma alarak kaplanmıştır. Her aşamada Karl Suss MJB3 mask aligner ile ultraviyole fotolitografi kullanmıştır. Şekil 1 (a) Au memristörün yan kesit çizimini ve pulun tüm fabrikasyon aşamalarının tamamlanmasının ardından çekilmiş mikroskop fotoğrafını göstermektedir.

1.2 Pt Memristör Fabrikasyonu

Pt memristörler 4 inçlik Si+SiO₂ pul üzerine, tam pul çalışarak üretilmiştir. İlk aşamada negatif fotolitografiyle paternlenmek üzere alt elektrodu oluşturan adhezyon için Cr ve elektrot metali Pt (Cr=20 nm, Pt=7 nm kalınlığında) katmanları VAKSİS PVD-Vapor-4S cihazıyla E-beam metoduyla kaplanmıştır. Aktif katmanı oluşturan TiO₂ (kalınlık 20 nm) VAKSİS PVD Handy Twin Sputtering System ile kaplanmıştır. Aktif katmanın diğer yarısını oluşturan katkılı TiO_x ise Leybold L560 Box Coater'da kaplanmıştır. Katkılanmış TiO_x'i elde etmek için Titanyum target kullanılmış ve püskürtme sırasında çembere Argon gazı ile birlikte %4 oranında Oksijen plazma da verilmiştir. Bu katmanın arkasından üst elektrot için, alt elektrotla aynı yöntem izlenerek Cr+ Pt katman kaplanmıştır. Her aşamada paternleme için negatif fotolitografi ve lift-off yöntemi kullanılmıştır. Fotolitografi için EVG-620 Mask Aligner kullanılmıştır. Şekil 1 (b) Pt memristörün yan kesit çizimini ve pulun tüm fabrikasyon aşamalarının tamamlanmasının ardından çekilmiş mikroskop fotoğrafını göstermektedir.



Şekil 1 İki farklı memristörün mikroskop fotoğrafları ve yan kesit çizimleri (a) Cr/Au/TiO₂/TiO_x/Cr/Au aygıt (b) Cr/Pt/TiO₂/TiO_x/Cr/Pt aygıt

Figure 1 Microscope photographs and crosssection diagrams of the two fabricated memristors (a) Cr/Au/TiO₂/TiO_x/Cr/Au device (b) Cr/Pt/TiO₂/TiO_x/Cr/Pt device

2 Ölçüm Sonuçları

İki tür memristörün de elektriksel karakterizasyonu Keithley 4200 kullanılarak gerçekleştirilmiştir. Giriş sinyali Au memristör için akımken, Pt memristör için gerilimdir. Bu sayede farklı ölçüm düzenekleri için modelleme çalışması yapılmıştır.

2.1 Au Memristör Karakterizasyonu

Au memristörün karakterizasyonu için giriş sinyali olarak akım kullanılmıştır. 100 μ A genliğinde, 25 mHzlik bir üçgen akım sinyali ile uyarılan memristörlerin gerilim değerleri ölçülmüştür. Şekil 2 (a)'da zamana göre giriş akımı ve ölçülen gerilim gösterilmektedir. Giriş akımının zamana göre değişiminden etkilenen memristans, ölçülen gerilimin dalga biçimini belirlemektedir.

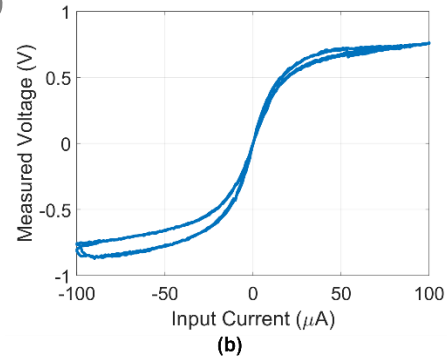
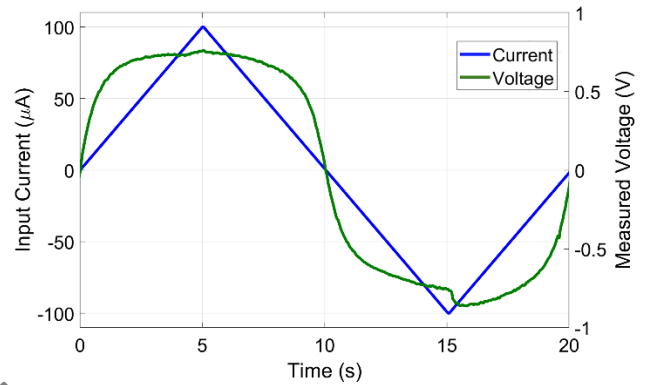
Memristörün diyodik davranışı Şekil 2 (b)'deki histeresis grafiğinde gözlemlenmektedir. Aygıt düşük akım değeriyle sürülürken 60 k Ω ($I_{read}=6 \mu$ A), gibi yüksek direnç değerleri gözlemlenirken, diyodik davranıştan dolayı yüksek akım değerlerinde direnç değeri 8 k Ω 'a ($I_{read}=90 \mu$ A) kadar düştüğü görülmüştür. Negatif yarı döngüde aynı giriş akımı için iki farklı direnç değeri göstermektedir bunun için $I_{read}=-50 \mu$ A'deki direnç değerlerine bakarsak düşük direnç 11 k Ω , yüksek direnç 13.3 k Ω olarak ölçülmektedir.

Memristans değişimini daha iyi irdeleyebilmek ve modelleme parametrelerini saptayabilmek için akım ve gerilime göre memristansın nasıl değiştiği incelenmiştir. Memristans değeri giriş akımına bağlı olarak iki ayrı direnç değeri etrafında seyretmektedir.

2.2 Pt Memristör Karakterizasyonu

Şekil 3'te gösterildiği üzere Pt memristörün karakterizasyonu için 2V genliğinde, 40 mHzlik bir giriş gerilimi aygıtı uygulanmış ve akım ölçülmüştür. Bu yapılar Şekil 1'de gösterildiği gibi hem aktif katman hem de elektrot kalınlıkları daha düşük olduğu için aygıtların direnci daha yüksektir. Ayrıca memristif davranış Şekil 3 (b)'de de görüldüğü üzere pozitif ve

negatif yarı döngülerde simetrik değildir, negatif giriş voltajı sayesinde daha düşük bir dirence değerine ulaşılmaktadır. Bu aygıt gibi asimetrik histeresis gösteren aygıtların davranış asimetrik elektrot arayüzlerine bağlanmıştır [28]. Pozitif yarı döngü için $V_{read}=1.7$ V'ta HRS= 366 M Ω , LRS= 144 M Ω olarak ölçülürken, negatif yarı döngü için $V_{read}=-1.36$ V'ta HRS= 23 M Ω , LRS= 9.4 M Ω olarak ölçülmüştür. Bu asimetrik davranış aygıtın yapısından kaynaklı olduğu düşünülmektedir. Giriş kısmında da bahsedildiği üzere farklı dürtülere göre salınım ritminin kontrol edilebildiği MPÜ uygulaması gibi nöromorfik uygulamalarda böyle asimetrik davranış faydalı olacaktır.



Şekil 2 Au memristörün karakterizasyon sonuçları (a) Zamana göre I-V grafikleri: Giriş akımı (mavi), ölçülen gerilim (yeşil) (b) aynı ölçüm için V-I histeresis grafiği

Figure 2 Characterization results of the Au memristör (a) Transient I-V plots: input current (blue), measured voltage (green) (b) V-I hysteresis plot for the same measurement

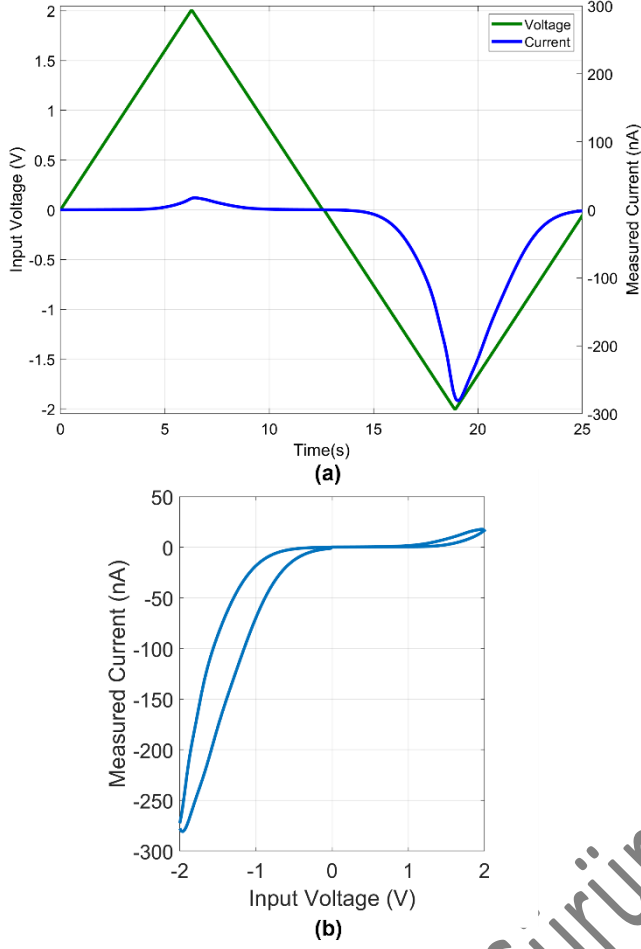
3 Fenomenolojik Model

Memristörlerin davranışına göre eğri uydurma yöntemi kullanarak iki tür memristörün modeli elde edilmiş ve incelenmiştir. Hem davranışa sadık hem de olabildiğince yalın denklemler elde etmek için çalışılmış ve hiperbolik sinüs ve ark hiperbolik sinüs fonksiyonlarının memristif davranışa uygun olduğu gözlemlenmiştir.

3.1 Au Memristör

Bu memristörün karakterizasyonu için giriş sinyali olarak akım kullanılmıştır. Eğri uydurma çalışmaları yapılırken sade denklemler elde edebilmek için farklı yaklaşımlar denendikten

sonra bu çalışmada raporlanan denklemler elde edilmiştir. Her akım değeri için HRS ve LRS değerlerine tekabül eden iki



Şekil 3 Pt memristörün karakterizasyon sonuçları Zamana göre I-V grafikleri: (a) Giriş gerilim sinyali (yeşil), ölçülen akım (mavi) (b) aynı ölçüm için I-V histeresis grafiği

Figure 3 Characterization results of the Pt memristor (a) Transient I-V plots: input voltage (green), measured current (blue) (b) I-V hysteresis plot for the same measurement

gerilim değeri gözlemlendiği için sinyalleri parçalı fonksiyon olarak ele almanın sadık ve sade denklemler üretmek için uygun bir yaklaşım olduğu gözlemlenmiştir. Yükselen akım değeri ve düşmekte olan akım değeri ayrı ayrı ele alınarak eğri uydurma yapılmıştır. Yükselen akım değeri için ölçülen voltaj denklem (1)'deki gibi ifade edilebilir. Bu ifadenin ölçüm eğrisiyle uyumu R^2 değerinin 0.995 olması sayesinde teyit edilmiştir.

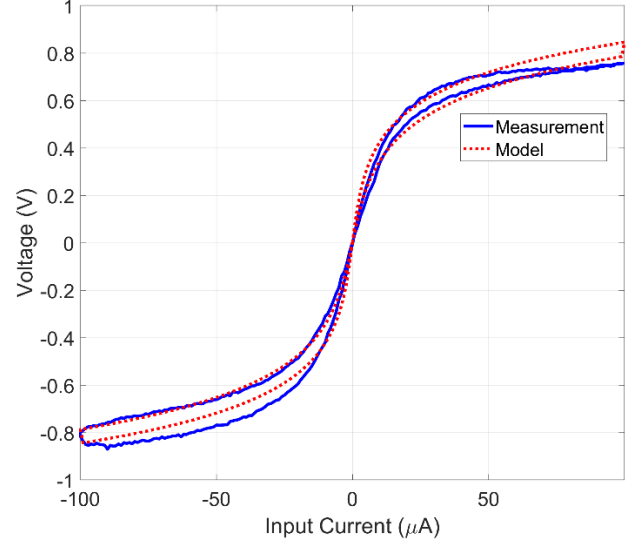
$$V = 0.184 \sinh^{-1}(0.495I) \quad (1)$$

Azalmakta olan akım eğrisi için ölçülen gerilim denklem (2)'deki gibi ifade edilmiştir. Bu denklemin R^2 değeri 0.999'dur. İki denklemde de akım değişkeni, "I" mikroamper olarak ele alınmıştır.

$$V = 0.195 \sinh^{-1}(0.283I) \quad (2)$$

Ölçüm sonuçlarıyla, eğri uydurma yoluyla geliştirilmiş ve sonradan sadeleştirilmiş ifadelerin uyumu Şekil 4'te

gösterilmiştir. Aygıt davranışının yeni geliştirilmiş modelle iyi taklit edildiği hem R^2 değerlerinden hem de ölçüm sonucu ve model sonucu grafiklerine bakarak gözlemlenmektedir.



Şekil 4 Au memristörün ölçüm sonucu ve modellenmiş denklem kıyaslaması: mavi eğri ölçülmüş veriyi gösterirken, kırmızı kesik eğri denklem (1) ve (2) ile modellenmiş davranışı göstermektedir.

Figure 4 Measurement result and derived model of Au memristor plotted on the same axes: blue plot shows the measured data, red dashed plot shows the modelled behavior by equations (1) and (2)

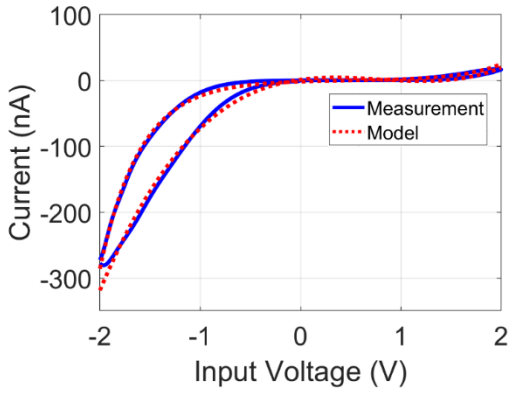
3.2 Pt Memristör

Bu memristörün karakterizasyonu için giriş sinyali gerilim olduğu için, aynı yöntem uygulanırken gerilimin yükselen ve düşen eğrilerine göre ölçüm verisi ikiye bölünerek parçalı fonksiyon olarak ele alınmıştır. Denklem (3) gerilimin arttığı parçaya tekabül eden akım davranışını ifade etmektedir. Gerilimin düştüğü kısım için geliştirilen $\sinh$ fonksiyonunun R^2 değeri 0.974 olduğu için daha sadık bir ifade aranmış ve denklem (4)'teki polinomun davranışının R^2 değerinin 0.999 olduğu gözlemlendiği için bu ifade tercih edilmiştir.

$$I = 1.16 \sinh(2.49V - 1.22) \quad (3)$$

$$I = 16.1(V - 0.78)^3 - 9.2(V - 0.96) \quad (4)$$

İki denklem de akımın birimi nanoamper olacak şekilde ifade edilmiştir. Ölçülen veri ve denklem (3) ve (4) ile modellenmiş Pt memristör davranışı Şekil 5'te gösterilmiştir. Hem R^2 değerlerinden anlaşılabacağı üzere hem de Şekil 5'te görüldüğü gibi geliştirilen model aygıt davranışına sadıktır.



Şekil 5 Pt memristörün ölçüm sonucu ve modellenmiş denklem kıyaslaması: mavi eğri ölçülmüş veriyi gösterirken, kırmızı kesik eğri denklem (3) ve (4) ile modellenmiş davranışı göstermektedir.

Figure 5 Measurement result and derived model of the Pt memristor plotted on the same axes: blue plot shows the measured data, red dashed plot shows the modelled behavior by equations (3) and (4)

4 Verilog-A ve SPICE Modelleri

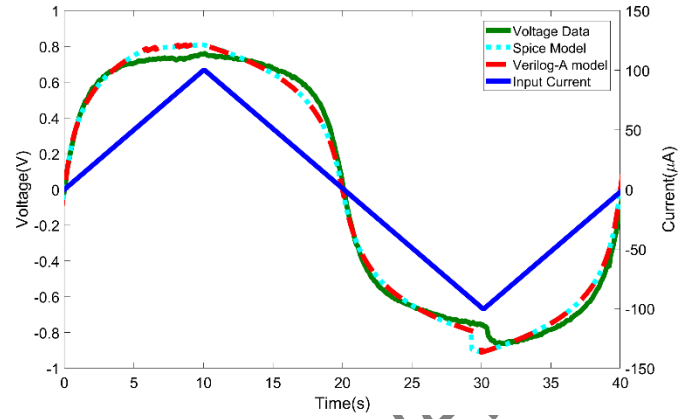
Saludes Tapia vd.'nin modeli QMM, HfO_2 , SiO_2 , TiN/TiO_x , grafen oksit ve TaO_x aktif katmanlı cihazlar baz alınarak geliştirilmiştir. Bu çalışmada irdelenen aygıtların davranışı QMM'in şu ana kadar modellemiş olduğu aygıtların davranışından farklı olduğu gibi, iki aygıtın davranışı da birbirinden farklı ve ayrıktır. Ayrıca Au memristör karakterizasyonunda giriş sinyali olarak akım, Pt memristör içinse gerilim kullanılmıştır yani giriş sinyalleri de farklıdır. Dolayısıyla bu modeli iki aygıtın davranışına uyarlamak için aygıtlar ayrı ayrı ele alınmıştır. Saludes Tapia vd.'nin QMM parametreleri, bu aygıtları modelleme amacıyla incelenmiş ve modifiye edilmiştir. QMM, literatürde SPICE platformunda gerçekleştirilmiş ve analiz edilmiştir [23]. Devre simülasyonları için Cadence Spectre da yaygın olarak kullanılan yüksek kabiliyetli bir yazılım olduğu için, bu çalışma kapsamında Cadence Spectre'in programlama dili olan Verilog-A dilinde QMM kodu yazılmıştır. Bu aygıtların SPICE modeli LTspice programı kullanılarak çalıştırılmıştır.

QMM'in akım-voltaj ilişkisi denklem (5)'teki gibi ifade edilmektedir.

$$I(V) = I_0(\lambda) \sinh(\alpha(\lambda) [V]) \quad (5)$$

Denklem (5)'teki λ , 0 ve 1 arasında değişkenlik gösteren bir durum değişkenidir. I_0 , λ 'ya bağlı akım büyüklük faktörü fonksiyonudur, α , düzeltme parametresidir.

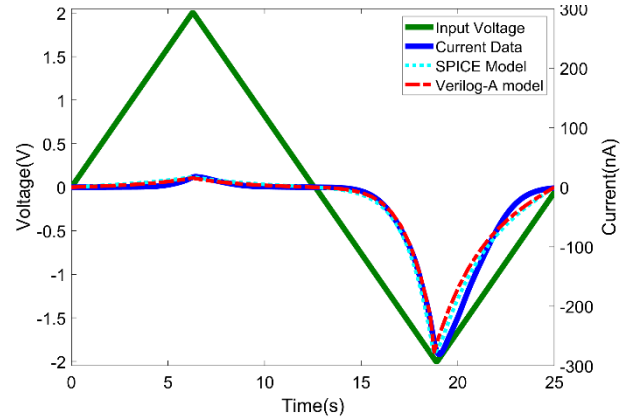
Au ve Pt memristörleri QMM'e uyarlamak için kullanılan parametreler Tablo 1'de listelenmiştir. Kullanılan modelin esnekliği ve aygıt davranışını sadık şekilde modelleyebilmesi öne çıkan özellikleridir ve bu çalışmada kullanılmasının sebebi budur. Örneğin I_{sb} parametresi aygıt içerisinde oluşan filamentte boşluğun kapanmasını ifade etmektedir. Bu da modeli güvenilir kılmaktadır.



Şekil 6 İki yazılım programında QMM ile modellenmiş Au memristörün simülasyon sonuçları ve ölçülmüş veriye kıyaslanması: giriş akımı (mavi) ölçülen gerilim (yeşil) SPICE (cam göbeği) ve Cadence Spectre'da simüle edilen Verilog-A (kırmızı) modeli

Figure 6 Simulation results of the Au memristor modelled by QMM compared with measured data: driving current (blue), measured voltage (green), SPICE model (cyan) and Verilog-A model simulated in Cadence Spectre (red)

Au memristöre uygulanan akım rampası sonucunda ölçülen gerilim ve SPICE ve Verilog-A ile modellenmiş gerilim Şekil 6'da gösterilmiştir. Farklı programlama dillerinin modelin davranışında bir fark oluşturmadığı görülmektedir. Ölçülen gerilim ve QMM'le modellenen davranışların da birbirine oldukça benzer olduğu gözlemlenmiştir.



Şekil 7 İki yazılım programında QMM ile modellenmiş Pt memristörün simülasyon sonuçları ve ölçülmüş veriye kıyaslanması: giriş gerilimi (yeşil) ölçülen akım (mavi) SPICE (cam göbeği) ve Cadence Spectre'da simüle edilen Verilog-A (kırmızı) modeli

Figure 7 Simulation results of the Pt memristor modelled by QMM compared with measured data: driving voltage (green), measured current (blue), SPICE model (cyan) and Verilog-A model simulated in Cadence Spectre (red)

Tablo 1. Au ve Pt memristörlerin Verilog-A ve SPICE modellerinde kullanılan parametreler.

Table 1. Verilog-A and SPICE model parameters for both Au and Pt memristors

Parametre	Açıklama	Au Memristör	Pt Memristör
H_0	Durum değişkeninin başlangıç değeri	0	0
R_i	İç direnç	5	10
η_s	SET geçiş katsayısı	150	2
η_r	RESET geçiş katsayısı	150	4
V_s	SET gerilimi	0.8	1.8
V_r	RESET gerilimi	-0.8	-1
V_t	Eşik gerilimi	0.8	1.8
I_{max}	Akım katsayısının maksimum değeri	6.8×10^{-6}	8.5×10^{-8}
I_{min}	Akım katsayısının minimum değeri	4×10^{-6}	6×10^{-10}
I_{sb}	Snapback akım katsayısı	5.2×10^{-6}	2.5×10^{-9}
Γ	Pencere katsayısı	0.2	0.1
A_{max}	Maksimum uydurma katsayısı	4.3	1.2
A_{min}	Minimum uydurma katsayısı	4.3	1.2
RS_{max}	Direnç katsayısının maksimum değeri	10	10
RS_{min}	Direnç katsayısının minimum değeri	10	10
CH	Durum değişkeninin minimum adım değeri	0.1	0.1

Şekil 7 iki farklı simülasyon programıyla QMM kullanılarak Pt memristörün modellenmesinin sonuçlarını göstermektedir. Verilog-A ile modellenen davranışın da SPICE ile modellenen davranışın da ölçüm sonucuna (mavi ile gösterilen) sadık olduğu gözlemlenmiştir. İki simülasyon programının çıktıları arasında döngünün negatif kısmında biraz fark gözlemlense de iki modelin de ölçülen veriyle benzerliği ön plandadır.

Bu çalışma sayesinde QMM'in esnekliği birkaç farklı şekilde ön plana çıkmaktadır: (i) model, hem akımla uyarılan (Au memristör) hem de gerilimle uyarılan (Pt memristör) aygıtlara başarıyla uyarlanmıştır (ii) iki farklı simülasyon programına dilinde iki farklı giriş sinyali ve aygıt için kullanılmıştır, (iii) ölçülen davranışa sadık modellenmiş davranış göstermiştir.

Bu çalışmanın sonucunda iki farklı şekilde sürülmesi (Pt- giriş gerilim sinyaliyle, Au- giriş akım sinyaliyle) iki ayrı memristörün QMM ile iki ayrı simülasyon yazılımının programla dilleriyle başarıyla modellenildiği gösterilmiştir. Memristör + CMOS hibrit devreler tasarlamak ve analiz etmek için son derece önemli bir adım gerçekleştirilmiştir.

5 Sonuçlar

Hibrit memristör+CMOS devreler tasarlamak amacıyla üretilmiş iki tür memristör için modelleme çalışması yapılmıştır. Memristörlerin elektriksel davranışları birbirlerinden farklı olduğu gibi uyarılma şekilleri de birbirinden farklıdır. Pt memristör gerilimle uyarılırken, Au memristör akımla uyarılmıştır. Bu sayede modelleme çalışması hem akımla hem de gerilimle sürülen cihazlar için yapılmıştır. Modelleme çalışması da iki türden yaklaşımla ele alınmıştır. İlk olarak eğri uydurma yöntemi kullanılarak memristörler fenomenolojik olarak modellenmiş, olabildiğince sade denklemler elde edilmiştir. Memristif davranışın hiperbolik sinus fonksiyonlarına uyumlu olduğu saptanmıştır. İkinci yöntem ise literatürde geliştirilmeye uygun bir memristör modeli olarak öne çıkan QMM kullanarak bu iki memristörü iki farklı simülasyon yazılımında simüle etmektir. Literatürde SPICE dilinde yazılmış olan model bu makalenin konusu olan iki aygıtla uyarlanmıştır. Ayrıca bu model Verilog-A diline çevrilmiş ve Cadence Spectre ortamında memristörlerin simüle edilmesi sağlanmıştır. Akım-sürümlü, gerilim-sürümlü ayrımı olmaksızın QMM'in aygıtları sadık bir şekilde modelleyebildiği

görülmüştür. CMOS devre tasarımı için yaygın olarak kullanılan bu yazılımda grubumuzca üretilmiş memristörleri modelleyebilmek devre tasarımı çalışmaları için önemli bir ilerlemedir.

İki tür memristörü iki farklı şekilde modelleyerek geliştirilebilir model elde etme çalışmalarına katkı sağlanmıştır. Eşik-altı CMOS devrelerde yüksek dirençli memristörlere ihtiyaç duyulmaktadır, bu bağlamda Pt memristörün özellikleri ve modeli ön plana çıkmaktadır. Verilog-A dilinde modelleme çalışması kısıtlıdır, Cadence Spectre'da simülasyon yapılabilmesi için, bu çalışma kapsamında bu dilde model geliştirilmiştir.

6 Conclusions

Two distinct memristive devices were fabricated with the aim of being employed in hybrid memristor+CMOS circuits. These devices were modelled using two different approaches. The two devices exhibit distinctly different electrical properties. Moreover, one device was current- driven (Au memristor) while the other one was voltage-driven (Pt driven). Thus, devices were modelled for both types of setups. The first modelling effort aimed to develop a phenomenological model through curve fitting. The devices were modelled with simplified expressions and it was observed that memristors tended to exhibit hyperbolic sine type behavior. The second approach focused on modifying a model from literature that is claimed to be easily generalizable. The QMM was successfully tweaked to fit the memristors that are the subject of this work. QMM was originally written for SPICE simulations, this model was modified for simulating the devices in SPICE platform. The model was also translated to Verilog-A to enable circuit design and analysis in the Cadence Spectre platform. It was observed that devices could be modelled accurately regardless of their input signals (current or voltage) utilizing QMM. It has been a significant step forward to be able to model devices that were fabricated by our group and simulate their behavior using Cadence Spectre which is widely used for CMOS circuit design.

7 Teşekkür

8 Yazar katkı beyanı

Yazar 1 verinin analizi, eğri uydurma, simülasyonlar, literatür taraması, makalenin yazımı konularında, Yazar 2 fikrin oluşması, aygıt üretimi, karakterizasyonu, veri analizi ve sonuçların yorumlanması, makalenin yazımı ve kontrolü konularında katkıda bulunmuştur.

9 Etik kurul onayı ve çıkar çatışması beyanı

Hazırlanan makalede etik kurul izni alınmasına gerek yoktur. Hazırlanan makalede herhangi bir kişi/kurum ile çıkar çatışması bulunmamaktadır.

10 Kaynakça

- [1] L. Chua, "Memristor-The missing circuit element," *IEEE Transactions on Circuit Theory*, vol. 18, no. 5, pp. 507–519, Sep. 1971, doi: 10.1109/TCT.1971.1083337.
- [2] D. B. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams, "The missing memristor found," *Nature*, vol. 453, no. 7191, Art. no. 7191, May 2008, doi: 10.1038/nature06932.
- [3] R. S. Williams, "How We Found the Missing Memristor," *IEEE Spectrum*. Accessed: Mar. 30, 2022. [Online]. Available: <https://spectrum.ieee.org/how-we-found-the-missing-memristor>
- [4] Y. Ho, G. M. Huang, and P. Li, "Dynamical Properties and Design Analysis for Nonvolatile Memristor Memories," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 58, no. 4, pp. 724–736, Apr. 2011, doi: 10.1109/TCSI.2010.2078710.
- [5] M. A. Zidan, J. P. Strachan, and W. D. Lu, "The future of electronics based on memristive systems," *Nat Electron*, vol. 1, no. 1, Art. no. 1, Jan. 2018, doi: 10.1038/s41928-017-0006-8.
- [6] L. O. Chua and S. M. Kang, "Memristive devices and systems," *Proceedings of the IEEE*, vol. 64, no. 2, pp. 209–223, Feb. 1976, doi: 10.1109/PROC.1976.10092.
- [7] S. H. Jo, T. Chang, I. Ebong, B. B. Bhadviya, P. Mazumder, and W. Lu, "Nanoscale Memristor Device as Synapse in Neuromorphic Systems," *Nano Lett.*, vol. 10, no. 4, pp. 1297–1301, Apr. 2010, doi: 10.1021/nl904092h.
- [8] B. Linares-Barranco, T. Serrano-Gotarredona, L. A. Camuñas-Mesa, J. A. Perez-Carrasco, C. Zamarreño-Ramos, and T. Masquelier, "On Spike-Timing-Dependent-Plasticity, Memristive Devices, and Building a Self-Learning Visual Cortex," *Front. Neurosci.*, vol. 5, 2011, doi: 10.3389/fnins.2011.00026.
- [9] IEEE, "International Roadmap for Devices and Systems 2021 Update: Beyond CMOS," 2021.
- [10] J. J. Yang, D. B. Strukov, and D. R. Stewart, "Memristive devices for computing," *Nature Nanotech*, vol. 8, no. 1, Art. no. 1, Jan. 2013, doi: 10.1038/nnano.2012.240.
- [11] J. Wyrick *et al.*, "Atom-by-Atom Fabrication of Single and Few Dopant Quantum Devices," *Advanced Functional Materials*, vol. 29, no. 52, p. 1903475, 2019, doi: 10.1002/adfm.201903475.
- [12] İ. Orak and A. Kocyiğit, "The thickness effect of insulator layer between the semiconductor and metal contact on C-V characteristics of Al/Si3N4/p-Si device," *Pamukkale J Eng Sci*, vol. 23, no. 5, pp. 536–542, 2017, doi: 10.5505/pajes.2016.23911.
- [13] E. M. Drakakis and A. J. Payne, "A Bernoulli Cell-Based Investigation of the Non-Linear Dynamics in Log-Domain Structures," in *Research Perspectives on Dynamic*

Translinear and Log-Domain Circuits, W. A. Serdijn and J. Mulder, Eds., Boston, MA: Springer US, 2000, pp. 21–40. doi: 10.1007/978-1-4757-6414-7_2.

- [14] İ. Köymen and E. M. Drakakis, "Current-input current-output analog half center oscillator and central pattern generator circuits with memristors," *International Journal of Circuit Theory and Applications*, vol. 46, no. 7, pp. 1294–1310, 2018, doi: 10.1002/cta.2487.
- [15] N. Korkmaz and İ. E. Saçu, "An alternative approach for the circuit synthesis of the fractional-order FitzHugh-Nagumo neuron model," *Pamukkale J Eng Sci*, vol. 28, no. 2, pp. 248–254, 2022, doi: 10.5505/pajes.2021.09382.
- [16] Y. Pershin, S. Fontaine, and M. Di Ventra, "Memristive model of amoeba's learning," *Nature Precedings*, vol. 80, Jan. 2009, doi: 10.1038/npre.2008.24311.
- [17] T. Serrano-Gotarredona, T. Masquelier, T. Prodromakis, G. Indiveri, and B. Linares-Barranco, "STDP and STDP variations with memristors for spiking neuromorphic learning systems," *Frontiers in Neuroscience*, vol. 7, 2013, Accessed: Dec. 08, 2023. [Online]. Available: <https://www.frontiersin.org/articles/10.3389/fnins.2013.00002>
- [18] M. Hansen, F. Zahari, H. Kohlstedt, and M. Ziegler, "Unsupervised Hebbian learning experimentally realized with analogue memristive crossbar arrays," *Sci Rep*, vol. 8, no. 1, Art. no. 1, Jun. 2018, doi: 10.1038/s41598-018-27033-9.
- [19] G. Yakopcic, T. M. Taha, G. Subramanyam, and R. E. Pino, "Generalized Memristive Device SPICE Model and its Application in Circuit Design," *IEEE Trans. Comput.-Aided Des. Integr. Circuits Syst.*, vol. 32, no. 8, pp. 1201–1214, Aug. 2013, doi: 10.1109/TCAD.2013.2252057.
- [20] S. Kvatinsky, M. Ramadan, E. G. Friedman, and A. Kolodny, "VTEAM: A General Model for Voltage-Controlled Memristors," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 62, no. 8, pp. 786–790, Aug. 2015, doi: 10.1109/TCSII.2015.2433536.
- [21] F. Merrikh Bayat, B. Hoskins, and D. B. Strukov, "Phenomenological modeling of memristive devices," *Appl. Phys. A*, vol. 118, no. 3, pp. 779–786, Mar. 2015, doi: 10.1007/s00339-015-8993-7.
- [22] F. L. Aguirre, J. Suñé, and E. Miranda, "SPICE Implementation of the Dynamic Memdiode Model for Bipolar Resistive Switching Devices," *Micromachines*, vol. 13, no. 2, Art. no. 2, Feb. 2022, doi: 10.3390/mi13020330.
- [23] M. Saludes-Tapia, M. B. Gonzalez, F. Campabadal, J. Suñé, and E. Miranda, "A simple, robust, and accurate compact model for a wide variety of complementary resistive switching devices," *Solid-State Electronics*, vol. 185, p. 108083, Nov. 2021, doi: 10.1016/j.sse.2021.108083.
- [24] J. Blasco, N. Ghenzi, J. Suñé, P. Levy, and E. Miranda, "Modeling of the Hysteretic I-V Characteristics of TiO_2 -Based Resistive Switches Using the Generalized Diode Equation," *IEEE Electron Device Letters*, vol. 35, no. 3, pp. 390–392, Mar. 2014, doi: 10.1109/LED.2014.2297992.
- [25] E. Miranda, "Compact Model for the Major and Minor Hysteretic I-V Loops in Nonlinear Memristive Devices," *IEEE Transactions on Nanotechnology*, vol. 14, no. 5, pp. 787–789, Sep. 2015, doi: 10.1109/TNANO.2015.2455235.
- [26] P. S. Georgiou, S. N. Yaliraki, E. M. Drakakis, and M. Barahona, "Quantitative measure of hysteresis for memristors through explicit dynamics," *Proceedings of the Royal Society A: Mathematical, Physical and Engineering Sciences*, Aug. 2012, doi: 10.1098/rspa.2011.0585.

- [27] W. Zhou, S. Wen, Y. Liu, L. Liu, X. Liu, and L. Chen, "Forgetting memristor based STDP learning circuit for neural networks," *Neural Networks*, vol. 158, pp. 293–304, Jan. 2023, doi: 10.1016/j.neunet.2022.11.023.
- [28] R. Gou *et al.*, "Actual origin and precise control of asymmetrical hysteresis in an individual CH₃NH₃PbI₃ micro/nanowire for optical memory and logic operation," *Nanoscale Horizons*, vol. 7, no. 9, pp. 1095–1108, 2022, doi: 10.1039/D2NH00209D.

Düzenlenmemis Sürüm - Uncorrected Version